基于ARM® 32位Cortex®-M4微控制器，配有64 K字节闪存、sLib、10个定时器、1个ADC、1个比较器、2个OP、7个通信接口

功能

- **内核：ARM® 32位Cortex®-M4 CPU**
  - 最高120 MHz工作频率，带存储器保护单元（MPU），内建单周期乘法和硬件除法
  - 具有DSP指令集
- **存储器**
  - 64 K字节的闪存存储器
  - 4 K字节的启动程序代码区作启动加载程序（Bootloader）用
  - sLib：将指定之主存储区设为执行代码安全库区，此区代码仅能调用无法读取
  - 16 K字节的SRAM
- **电源控制（PWC）**
  - 2.4至3.6伏供电
  - 上电复位（POR）、低电压复位（LVR）、电源电压监测器（PVM）
  - 低功耗模式：睡眠、深睡眠、和待机，4个WKUP引脚可唤醒待机模式
  - 支持5个32位的电池供电寄存器（BPR）
- **时钟和复位管理（CRM）**
  - 4至25 MHz晶体振荡器（HEXT）
  - 内嵌经出厂调校的48 MHz高速时钟（HICK），25 °C达1 %精度，-40 °C至+105 °C达2 %精度
  - PLL可灵活配置31至500倍频和1至15分频系数
  - 32 kHz晶振（LEXT）
  - 低速内部时钟（LICK）
- **模拟模块**
  - 1个12位2 MSPS A/D转换器，多达13个外部输入通道和5个内部输入通道
  - 温度传感器（V_{TS}）和内部参考电压（V_{INTRV}）
  - 1个比较器（CMP），带4个外部输入通道
  - 2个运算放大器（OP）
- **DMA**
  - 1個5通道DMA控制器
- **39个快速GPIO端口**
  - 所有GPIO口可以映像到16个外部中断（EXINT）
  - 几乎所有GPIO口可容忍5 V输入信号
- **多达10个定时器（TMR）**
  - 1个16位7通道高级定时器，包括3对互补通道PWM输出，，带死区控制和紧急停止功能
  - 多达5个16位定时器，每个定时器最多达4个用于输入捕获/输出比较/PWM或脉冲计数的通道和增量编码器输入
  - 1个16位基本定时器
  - 2个看门狗定时器（一般型WDT和窗口型WWDT）
  - 系统滴答定时器：24位递减计数器
- **ERTC：增强型RTC，具有闹钟、亚秒级精度、及硬件日历，带校准功能**
- **多达7个通信接口**
  - 2个I^2C接口，支持SMBus/PMBus
  - 2个USART接口；支持主同步SPI和调制解调器控制；具有ISO7816接口、LIN、IrDA能力；TX/RX可配置引脚互换
  - 2个SPI接口（36 M位/秒），均可复用为半双工I^2S接口
  - 红外发射器（IRTMR）
- **CRC计算单元**
- **96位的芯片唯一码（UID）**
- **串行线调试（SWD）**
- **温度范围：-40至+105 °C**
- **封装**
  - LQFP48 7 x 7 mm

表 1. 选型列表

闪存存储器	型号
64 K字节	AT32F4212C8T7

目录

1 规格说明 8

2 功能简介 9

2.1 ARM®Cortex®-M4 9

2.2 存储器 9

2.2.1 闪存存储器（Flash） 9

2.2.2 存储器保护单元（MPU） 9

2.2.3 内置随机存取存储器（SRAM） 9

2.3 中断 9

2.3.1 嵌套的向量式中断控制器（NVIC） 9

2.3.2 外部中断（EXINT） 9

2.4 电源控制（PWC） 9

2.4.1 供电方案 9

2.4.2 复位和电源电压监测器（POR / LVR / PVM） 10

2.4.3 电压调压器（LDO） 10

2.4.4 低功耗模式 10

2.5 启动模式 11

2.6 时钟 11

2.7 通用输入输出口（GPIO） 11

2.8 直接存储器访问控制器（DMA） 11

2.9 定时器（TMR） 12

2.9.1 高级定时器（TMR1） 12

2.9.2 通用定时器（TMR3，TMR14，TMR15，TMR16，和 TMR17） 13

2.9.3 基本定时器（TMR6） 13

2.9.4 系统滴答定时器（SysTick） 13

2.10 看门狗（WDT） 13

2.11 窗口型看门狗（WWDT） 13

2.12 增强型实时时钟（ERTC）和电池供电寄存器（BPR） 14

2.13 通信接口 14
2.13.1 串行外设接口（SPI） 14
2.13.2 内部集成音频接口（I²S） 14
2.13.3 通用同步/异步收发器（USART） 14
2.13.4 内部集成电路总线（I²C） 15
2.13.5 红外发射器（IRTMR） 15
2.14 循环冗余校验（CRC）计算单元 15
2.15 模拟/数字转换器（ADC） 15
2.15.1 运算放大器输出（OP_OUT） 15
2.15.2 温度传感器（V_{TS}） 15
2.15.3 内部参考电压（V_{INTRV}） 16
2.16 比较器（CMP） 16
2.17 运算放大器（OP） 16
2.18 串行线调试口（SWD） 17

3 引脚功能定义 18

4 电气特性 22

4.1 测试条件 22
4.1.1 最小和最大数值 22
4.1.2 典型数值 22
4.1.3 典型曲线 22
4.1.4 供电方案 22
4.2 绝对最大值 23
4.2.1 额定值 23
4.2.2 电气敏感性 24
4.3 规格 25
4.3.1 通用工作条件 25
4.3.2 上电和掉电时的工作条件 25
4.3.3 内置复位和电源管理模块特性 25
4.3.4 存储器特性 27

4.3.5 供电电流特性 27
4.3.6 外部时钟源特性 33
4.3.7 内部时钟源特性 37
4.3.8 PLL 特性 38
4.3.9 低功耗模式唤醒时间 38
4.3.10 EMC 特性 38
4.3.11 GPIO 端口特性 39
4.3.12 NRST 引脚特性 41
4.3.13 TMR 定时器特性 41
4.3.14 SPI 接口特性 42
4.3.15 I^2S 接口特性 44
4.3.16 I^2C 接口特性 45
4.3.17 12 位 ADC 特性 46
4.3.18 内置参照电压（V_{INTRV}）特性 48
4.3.19 温度传感器（V_{TS}）特性 48
4.3.20 比较器（CMP）特性 49
4.3.21 运算放大器（OP）特性 50

5 封装数据 51

5.1 LQFP48 – 7 x 7 mm 封装 51
5.2 封装丝印 52
5.3 热特性 52

6 型号说明 53

7 文档版本历史 54

表目录

表 1. 选型列表 1
表 2. AT32F4212 系列器件功能和配置 8
表 3. 启动加载程序（Bootloader）的引脚配置 11
表 4. 定时器功能比较 12
表 5. AT32F4212 系列引脚定义 19
表 6. 电压特性 23
表 7. 电流特性 23
表 8. 温度特性 23
表 9. 静电放电值 24
表 10. 静态栓锁值 24
表 11. 通用工作条件 25
表 12. 上电和掉电时的工作条件 25
表 13. 内嵌复位和电源管理模块特性 25
表 14. 可编程电压检测器特性 26
表 15. 闪存存储器特性 27
表 16. 闪存存储器寿命和数据保存期限 27
表 17. 运行模式下的典型电流消耗 28
表 18. 睡眠模式下的典型电流消耗 29
表 19. 运行模式下的最大电流消耗 30
表 20. 睡眠模式下的最大电流消耗 30
表 21. 深睡眠和待机模式下的典型和最大电流消耗 31
表 22. 内置外设的电流消耗 32
表 23. HEXT 4 ~ 25 MHz 晶振特性 33
表 24. HEXT 外部时钟源特性 34
表 25. LEXT 32.768 kHz 晶振特性 35
表 26. LEXT 外部时钟源特性 36
表 27. HICK 时钟特性 37
表 28. LICK 时钟特性 37
表 29. PLL 特性 38
表 30. 低功耗模式的唤醒时间 38

表 31. EMS 特性 38
表 32. GPIO 静态特性 39
表 33. 输出电压特性 40
表 34. 输入交流特性 40
表 35. NRST 引脚特性 41
表 36. TMR 定时器特性 41
表 37. SPI 特性 42
表 38. I^2S 特性 44
表 39. ADC 特性 46
表 40. f_{ADC} = 14 MHz 时的最大 R_{AIN} 46
表 41. f_{ADC} = 28 MHz 时的最大 R_{AIN} 47
表 42. ADC 精度 47
表 43. 内置参照电压特性 48
表 44. 温度传感器特性 48
表 45. 比较器特性 49
表 46. 运算放大器特性 50
表 47. LQFP48 – 7 x 7 mm 48 引脚薄型正方扁平封装机械数据 52
表 48. 封装的热特性 52
表 49. AT32F4212 系列型号说明 53
表 50. 文档版本历史 54

图目录

图 1. OP 输入输出与内部连接架构示意图 16
图 2. AT32F4212 系列 LQFP48 引脚分布 18
图 3. 供电方案 22
图 4. 上电复位和低电压复位的波形图 26
图 5. HEXT 使用 8 MHz 晶振的典型应用 33
图 6. HEXT 外部时钟源交流时序图 34
图 7. LEXT 使用 32.768 kHz 晶振的典型应用 35
图 8. LEXT 外部时钟源交流时序图 36
图 9. HICK 时钟精度与温度的对比 37
图 10. 建议的 NRST 引脚保护 41
图 11. SPI 时序图 – 从模式和 CPHA = 0 43
图 12. SPI 时序图 – 从模式和 CPHA = 1 43
图 13. SPI 时序图 – 主模式 43
图 14. I^2S 从模式时序图（Philips 协议） 44
图 15. I^2S 主模式时序图（Philips 协议） 45
图 16. ADC 精度特性 47
图 17. 使用 ADC 典型的连接图 48
图 18. V_{TS} 对温度理想曲线图 49
图 19. 比较器迟滞图 50
图 20. LQFP48 – 7 x 7 mm 48 引脚薄型正方扁平封装图 51
图 21. 丝印示意图 52

1 规格说明

AT32F4212系列微控制器基于高性能的ARM®Cortex®-M4 32位的RISC内核，最高工作频率达到120 MHz，Cortex®-M4内核具有一组DSP指令和提高应用安全性的一个存储器保护单元（MPU）。

AT32F4212系列产品内置高速嵌入式存储器（高达64 K字节的闪存和16 K字节的SRAM），丰富的增强GPIO端口和联接到两条APB总线的外设。内置存储器可设置任意范围程序区受sLib保护，成为执行代码安全库区。

AT32F4212系列产品提供1个12位的ADC、1个模拟比较器（CMP）、2个运算放大器、5个通用16位定时器、1个高级定时器、和1个低功耗ERTC。它们还带标准和先进的通信接口：多达2个I^2C接口、2个SPI接口（复用为I^2S接口）、2个USART接口、和1个红外发射器。

AT32F4212系列产品工作于-40 °C至+105 °C的温度范围，供电电压2.4 V至3.6 V，省电模式可达到低功耗应用的要求。

表 2. AT32F4212 系列器件功能和配置

型号		AT32F4212C8T7
频率（MHz）		120
闪存（K 字节）		64
SRAM（K 字节）		16
定时器	高级	1
	16 位通用	5
	基本	1
	SysTick	1
	WDT	1
	WWDT	1
	ERTC	1
通信接口	I^2C	2
	SPI(1)	2
	I^2S（半双工）(1)	2
	USART+UART	2+0
	红外发射器	1
模拟	12 位 ADC 转换器/外部通道数	1
		13
	比较器	1
	运算放大器	2
GPIO		39
工作温度		-40 °C 至+105 °C
封装形式		LQFP48 7 x 7 mm

(1) 半双工I^2S和SPI功能复用。

2 功能简介

2.1 ARM®Cortex®-M4

ARM®Cortex®-M4是最新一代的嵌入式ARM®内核处理器，它是一款32位的RISC高性能处理器，具有优异的代码效率，卓越的计算性能和先进的中断系统响应。该处理器支持一组DSP指令，能够实现有效的信号处理和复杂的算法执行。

2.2 存储器

2.2.1 闪存存储器（Flash）

内置高达64 K字节的闪存存储器，用于存放程序和数据。内置存储器可指定任意一范围程序区受sLib保护，成为仅能执行无法被读取的执行代码安全库区。sLib是基于保护方案商代码安全之下，又顾及其客户便于进行二次开发而设计的。

片上另有4 K字节的启动程序代码区，启动加载程序（Bootloader）存放于其中。

另外片上包含用户系统数据区块，用于配置访问擦写保护、看门狗自启动等硬件设置行为。用户系统数据对于存储器提供擦写保护和访问保护各自设置功能，其中访问保护有2个级别可配置。

2.2.2 存储器保护单元（MPU）

存储器保护单元（MPU）用于管理CPU对存储器的访问，防止一个任务意外损坏另一个激活任务所使用的存储器或资源。此存储区由最多8个保护区组成，还可依次再被分为最多8个子区。保护区大小可为32字节至可寻址存储器的整个4 G字节。MPU特别可应用在有一些关键的或认证的代码必须受到保护，以免被其它任务的错误行为影响。它通常是一个RTOS（实时操作系统）。

2.2.3 内置随机存取存储器（SRAM）

高达16 K字节的嵌入式SRAM，CPU能以零等待周期访问（读/写）。

2.3 中断

2.3.1 嵌套的向量式中断控制器（NVIC）

AT32F4212系列产品内置嵌套的向量式中断控制器，可管理16个优先级，处理Cortex®-M4内核的可屏蔽中断通道及16个中断线。该模块以最小的中断延迟提供灵活的中断管理功能。

2.3.2 外部中断（EXINT）

外部中断（EXINT）与NVIC直接连接，EXINT包含20个边沿检测器，用于产生中断请求。每个中断线都可以独立地配置它的触发事件（上升沿、下降沿、或双边沿），并能够单独地被屏蔽；挂起寄存器维持所有中断请求的状态。外部中断其中最多有16根可从GPIO中选择连接。

2.4 电源控制（PWC）

2.4.1 供电方案

- V_{DD} = 2.4 ~ 3.6 V：通过V_{DD}引脚为GPIO引脚、ERTC、外部32 kHz晶振（LEXT）、电池供电寄存器（BPR）和内部电压调压器（LDO）等内部模块供电。
- V_{DDA} = 2.4 ~ 3.6 V：通过V_{DDA}引脚为ADC和CMP供电。V_{DDA}和V_{SSA}必须分别与V_{DD}和V_{SS}等电位。

2.4.2 复位和电源电压监测器（POR / LVR / PVM）

本产品内部集成了上电复位（POR）和低电压复位（LVR）电路，该电路始终处于工作状态，可使器件在供电超过2.4 V时工作；当V_{DD}压降低于设定的阈值（V_{LVR}）时，置器件于复位状态，而不必使用外部复位电路。

产品中还有一个电源电压监测器（PVM），它监视V_{DD}供电并与阈值V_{PVM}比较，当V_{DD}低于或高于阈值V_{PVM}时产生中断。PVM功能需要通过程序开启。

2.4.3 电压调压器（LDO）

LDO有三个操作模式：正常模式、低功耗模式和额外低功耗模式、以及关断模式。

- 正常模式：用于正常的运行/睡眠操作并可用于CPU的深睡眠模式；
- 低功耗模式和额外低功耗模式：可用于CPU的深睡眠模式；
- 关断模式：用于CPU的待机模式。LDO的输出为高阻状态，内核电路的供电切断，寄存器和SRAM的内容将丢失。

该LDO在复位后处于正常模式工作状态。

2.4.4 低功耗模式

AT32F4212系列产品支持三种低功耗模式：

- 睡眠模式（Sleep）

  在睡眠模式，只有CPU停止工作，所有外设处于工作状态并可在发生中断/事件时唤醒CPU。
- 深睡眠模式（Deepsleep）

  深睡眠模式下可以实现低功耗，同时保持SRAM和寄存器的内容。此时，LDO供电域中的所有时钟都会停止，PLL、HICK时钟、和HEXT晶振也被关闭。还可以将LDO置于正常模式或低功耗模式。

  可以通过任一配置成EXINT的信号把微控制器从深睡眠模式中唤醒，EXINT信号可以是16个外部GPIO口之一、PVM的输出、ERTC闹钟/入侵检测/时间戳事件、或CMP的唤醒信号。
- 待机模式（Standby）

  在待机模式下可以达到最低的电能消耗。内部的LDO被关闭，因此所有内部LDO供电被切断。PLL、HICK时钟、和HEXT晶振也被关闭。进入待机模式后，SRAM和寄存器的内容将消失，但ERTC寄存器和电池供电寄存器的内容仍然保留，待机电路仍工作。

  从待机模式退出的条件是： NRST上的外部复位信号、WDT复位、WKUPx引脚上的一个上升边沿或ERTC的闹钟/入侵检测/时间戳事件。

注：　在进入深睡眠或待机模式时，ERTC和WDT对应的时钟不会被停止。

2.5 启动模式

在启动时，通过BOOT0引脚和用户用户系统数据nBOOT1位设置可以选择三种启动模式中的一种：

- 从用户闪存存储器启动；
- 从启动程序代码区启动；
- 从内部SRAM启动。

启动加载程序（Bootloader）存放于启动程序代码区中，可以通过USART1或USART2对闪存重新编程。*表3*提供启动加载程序（Bootloader）对AT32F4212的引脚配置。

表 3. 启动加载程序（Bootloader）的引脚配置

外设	对应引脚
USART1	PA9：USART1_TX PA10：USART1_RX
USART2	PA2：USART2_TX PA3：USART2_RX

2.6 时钟

系统时钟在复位后，高速内部48 MHz时钟（HICK）经6分频后（8 MHz）被选为默认的CPU时钟，随后可以选择外部的、具失效监控的4~25 MHz高速晶振（HEXT）；当检测到高速外部晶振失效时，它将被关闭，系统将自动地切换到HICK，软件可以接收到相应的中断。同样当PLL使用的高速外部晶振失效时，硬件也会如此自动设置。

时钟控制分成多个预分频器用于配置AHB的频率和APB（APB1和APB2）的频率。AHB和APB的最高频率是120 MHz。

2.7 通用输入输出口（GPIO）

每个GPIO引脚都可以由软件配置成输出（推挽或开漏）、输入（带或不带上拉或下拉）或复用的外设功能端口。多数GPIO引脚都与数字或模拟的多个外设共享。所有的GPIO引脚都有大电流通过能力。

在需要的情况下，GPIO引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入GPIO寄存器。

2.8 直接存储器访问控制器（DMA）

5通道通用DMA可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。

DMA控制器支持环形缓冲区的管理，当控制器到达缓冲区末尾时，无需通过用户代码进行干预。

每个通道都与专门的硬件DMA请求相连，同时支持软件触发。通过软件进行相关配置，并且数据源和数据目标之间传输的数据量不受限制。

DMA可以用于主要的外设：SPI，I^2S，I^2C，USART，所有定时器TMRx（除了TMR14），和ADC。

2.9 定时器（TMR）

AT32F4212系列产品包含最多1个高级定时器、5个通用定时器和1个基本定时器、以及1个系统滴答定时器。

下表比较了高级定时器、通用定时器和基本定时器的功能：

表 4. 定时器功能比较

定時器類型	定时器	计数器分辨率	计数器类型	预分频系数	产生 DMA 请求	捕获/比较通道	互补输出
高级	TMR1	16 位	递增，递减，递增/递减	1~65536 之间的任意整数	有	4	3
通用	TMR3	16 位	递增，递减，递增/递减	1~65536 之间的任意整数	有	4	无
	TMR14	16 位	递增，递减，递增/递减	1~65536 之间的任意整数	无	1	无
	TMR15	16 位	递增	1~65536 之间的任意整数	有	2	1
	TMR16 TMR17	16 位	递增	1~65536 之间的任意整数	有	1	1
基本	TMR6	16 位	递增	1~65536 之间的任意整数	有	无	无

2.9.1 高级定时器（TMR1）

一个高级定时器（TMR1）可以被看成是分配到6个通道的三相PWM发生器，具有带可编程死区插入的互补PWM输出，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生PWM（边缘或中心对齐模式）
- 单周期输出

配置为16位通用定时器时，它与TMRx定时器具有相同的功能。配置为16位PWM发生器时，它具有全调制能力（0~100%）。

在调试模式下，计数器可以被冻结，同时PWM输出被禁止，从而切断由这些输出所控制的开关。

很多功能都与通用定时器相同，内部结构也相同，因此高级定时器可以通过定时器链接功能与通用定时器协同操作，提供同步或事件链接功能。

2.9.2 通用定时器（TMR3，TMR14，TMR15，TMR16，和 TMR17）

AT32F4212系列产品中，内置了多达5个可同步运行的通用定时器。

- **TMR3**

  TMR3是基于一个16位自动加载递增/递减计数器和一个16位的预分频器。这个定时器在最大的封装配置中可提供4个独立的通道，每个通道都可用于输入捕获、输出比较、PWM和单周期模式输出。

  TMR3还能通过定时器链接功能与高级定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。TMR3能用于产生PWM输出。TMR3有独立的DMA请求机制。

  TMR3还能够处理增量编码器的信号，也能处理1至3个霍尔传感器的数字输出。

- **TMR14**

  该定时器基于一个16位的自动加载递增计数器、一个16位的预分频器和1个独立的通道，每个通道都可用于输入捕获、输出比较、PWM和单周期模式输出，可以与全功能通用定时器同步。它们也可以用作简单的定时器。在调试模式下，计数器可以被冻结。

- **TMR15，TMR16，和TMR17**

  这三个通用定时器具有16位自动重载递增计数器和16位预分频器。TMR15具有2个通道和1个互补通道，TMR16和TMR17具有1个通道和1个互补通道。所有通道都可用于输入捕获/输出比较，PWM或单周期模式输出。

  这些定时器可通过定时器链接功能协同工作，提供同步或事件链接功能。

  在调试模式下，计数器可以被冻结。这些定时器有独立的DMA请求生成机制。

2.9.3 基本定时器（TMR6）

这个定时器是当成通用的16位时基计数器。

2.9.4 系统滴答定时器（SysTick）

这个定时器是专用于实时操作系统，也可当成一个通用的递减计数器。它具有下述特性：

- 24位的递减计数器
- 自动重加载功能
- 当计数器为0时能产生一个可屏蔽系统中断
- 可编程时钟源（HCLK或HCLK/8）

2.10 看门狗（WDT）

看门狗是基于一个12位的递减计数器和一个8位的预分频器，它的时钟源由低速内部时钟（LICK）提供；因为这个时钟独立于主时钟，所以它可运行于深睡眠和待机模式。它可以被当成看门狗用于在发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过用户系统数据可以配置看门狗是否自启动。在调试模式下，计数器可以被冻结。

2.11 窗口型看门狗（WWDT）

窗口型看门狗内有一个7位的递减计数器，并可以设置成自由运行。它可以被当成看门狗用于在发生问题时复位整个系统。它由主时钟驱动，具有早期预警中断功能；在调试模式下，计数器可以被冻结。

2.12 增强型实时时钟（ERTC）和电池供电寄存器（BPR）

电池供电域包括：

- 增强型实时时钟（ERTC）
- 5个32位电池供电寄存器

增强型实时时钟（ERTC）是一个独立的BCD定时器/计数器。它支持下列功能：

- 日历具有秒、分、小时（12或24小时格式）、星期几、日、月、年，格式为BCD（二进码十进数）。
- 提供二进制格式的亚秒值。
- 自动调整每月的天数为28、29（闰年）、30、还是31天。
- 可编程闹钟具有从深睡眠和待机模式唤醒的能力。
- 为补偿天然石英的偏差，可通过512 Hz的外部输出对ERTC进行校准。

闹钟寄存器用于在特定的时间生成闹铃，可单独屏蔽日历字段以比较闹钟。其它32位寄存器还包含可编程的闹钟亚秒、秒、分钟、小时、星期几和日期。

预分频器用于时间基准时钟，默认被配置为从32.768 kHz时钟生成1秒的时间基准。

电池供电寄存器（BPR）为32位寄存器，用于存储20字节的用户应用数据。电池供电寄存器不会在系统复位时复位，也不会在器件从待机模式唤醒时复位。

2.13 通信接口

2.13.1 串行外设接口（SPI）

2个SPI接口，在主或从模式下，全双工和半双工的通信速率可达36兆位/秒。预分频器可产生多种主模式频率，可配置成每帧8位或16位。硬件的CRC产生/校验支持基本的SD卡、MMC模式、和SDHC模式。所有的SPI接口都可以使用DMA操作。

2.13.2 内部集成音频接口（I^2S）

2个与SPI复用标准的I^2S接口可以工作于主或从模式，这2个接口可以配置为16/24/32位分辨率的输入或输出通道工作，支持音频采样频率从8 kHz到192 kHz。当任一个I^2S接口配置为主模式，它的主时钟可以以256倍采样频率输出。所有I^2S均可使用DMA控制器。

2.13.3 通用同步/异步收发器（USART）

AT32F4212系列产品中，内置了2个通用同步/异步收发器（USART1和USART2）。

这2个USART接口提供异步通信、支持IrDA SIR ENDEC传输编解码、多处理器通信模式、主同步通信、单线半双工通信模式、和LIN主/从功能。2个USART接口具有硬件的CTS和RTS信号管理、兼容ISO7816的智能卡模式和类似SPI通信模式。2个USART接口都可以使用DMA操作。可配置为TX/RX引脚互换。2个USART接口通信速率均可达7.5兆位/秒。

2.13.4 内部集成电路总线（I²C）

2个I²C总线接口，能够工作于多主模式或从模式，它们可支持标准模式（standard mode，最高100 kHz）和快速模式（fast mode，最高400 kHz）。I²C总线频率可以最高增加到1 MHz。想要获得更完整详细的解决方案，可以联系本地的雅特力销售处寻求技术支持。

I²C接口支持7位或10位寻址，7位从模式时支持双从地址寻址。内置了硬件CRC发生器/校验器。

它们可以使用DMA操作并支持SMBus总线2.0版/PMBus总线。

2.13.5 红外发射器（IRTMR）

AT32F4212器件提供了红外发射器解决方案。该解决方案基于TMR16、USART1、或USART2与TMR17间的内部连接。TMR17用于提供载波频率，TMR16、USART1、或USART2提供要发送的主信号。红外输出信号在PB9或PA13上可用。

为生成红外遥控信号，必须正确配置TMR16通道1和TMR17通道1以生成正确的波形。所有标准IR脉冲调制模式都可通过编程两个定时器输出比较通道获得。

2.14 循环冗余校验（CRC）计算单元

CRC（循环冗余校验）计算单元使用一个固定的多项式发生器，从一个32位的数据字产生一个CRC码。在众多的应用中，基于CRC的技术被用于验证数据传输或存储的一致性。

2.15 模拟/数字转换器（ADC）

AT32F4212系列产品，内嵌1个12位的模拟/数字转换器（ADC），可以实现单次或序列转换，共享多达13个外部通道和5个内部通道，其中这5个内部通道分别内部连接到2个运算放大器输出（OPx_OUT）、温度传感器（V_{TS}）、内部参考电压（V_{INTRV}）、和V_{SSA}。在序列模式下，自动进行在选定的一组模拟通道上的转换。

ADC可以使用DMA操作。

电压监测功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阈值时，将产生中断。

由通用定时器（TMRx）和高级定时器（TMR1）产生的事件，分别可以内部连到ADC的触发，应用程序能使ADC转换与时钟同步。

2.15.1 运算放大器输出（OP_OUT）

运算放大器输出内部与ADC输入连接，可视为ADC的内部输入通道。OP1_OUT和OP2_OUT分别于内部被连接到ADC1_IN2和ADC1_IN6输入通道上。见*图1*。ADC1_IN2和ADC1_IN6不可再作外部输入通道用。

2.15.2 温度传感器（V_{TS}）

温度传感器产生一个随温度线性变化的电压V_{TS}。温度传感器在内部被连接到ADC1_IN16的输入通道上，用于将传感器的输出转换为数字数值。

由于工艺不同，温度传感器的偏移因芯片而异，因此内部温度传感器主要适合检测温度变化的应用，而不是检测绝对温度的应用。如果需要读取精确温度，则应使用外部温度传感器部分。

2.15.3 内部参考电压（V_{INTRV}）

内部参考电压（V_{INTRV}）为ADC和CMP提供了一个稳定的电压输出。V_{INTRV}内部连接到ADC1_IN17输入通道上。

2.16 比较器（CMP）

AT32F4212器件内置一个轨到轨比较器（CMP），具有可编程的参考电压（内部或外部）、迟滞和速度、可选的输出极性，带消隐输出功能以及干扰滤波器。

参考电压可为以下之一：

- 外部GPIO
- 内部OP1_OUT与CMP1_INM7连接，见*图1*
- 内部参考电压（V_{INTRV}）或其约数（1/4、1/2、3/4）

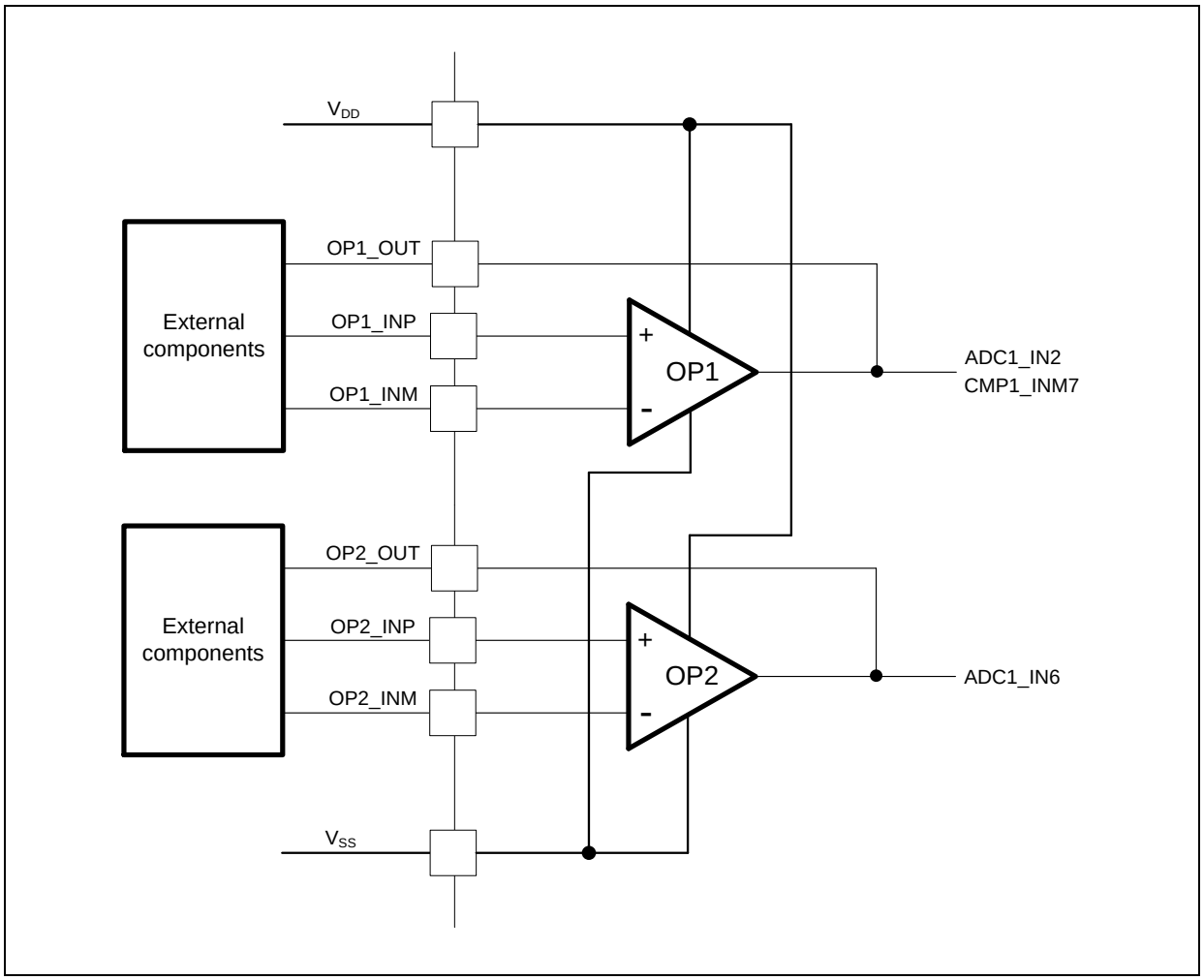
比较器可从深睡眠模式唤醒，也可将输出重映射至定时器。

2.17 运算放大器（OP）

AT32F4212内置两个轨到轨运算放大器（OP），具有高达6 MHz带宽和低于4.5 mV的偏移误差电压。

由于OP永远随MCU上电开启，软件不可控，并且OP_OUT与内部ADC和CMP连接，因此与OP引脚复用的GPIO和其它功能使用上会受到一些限制，详细请见*表5*相关引脚说明与注脚内容。

图 1. OP 输入输出与内部连接架构示意图

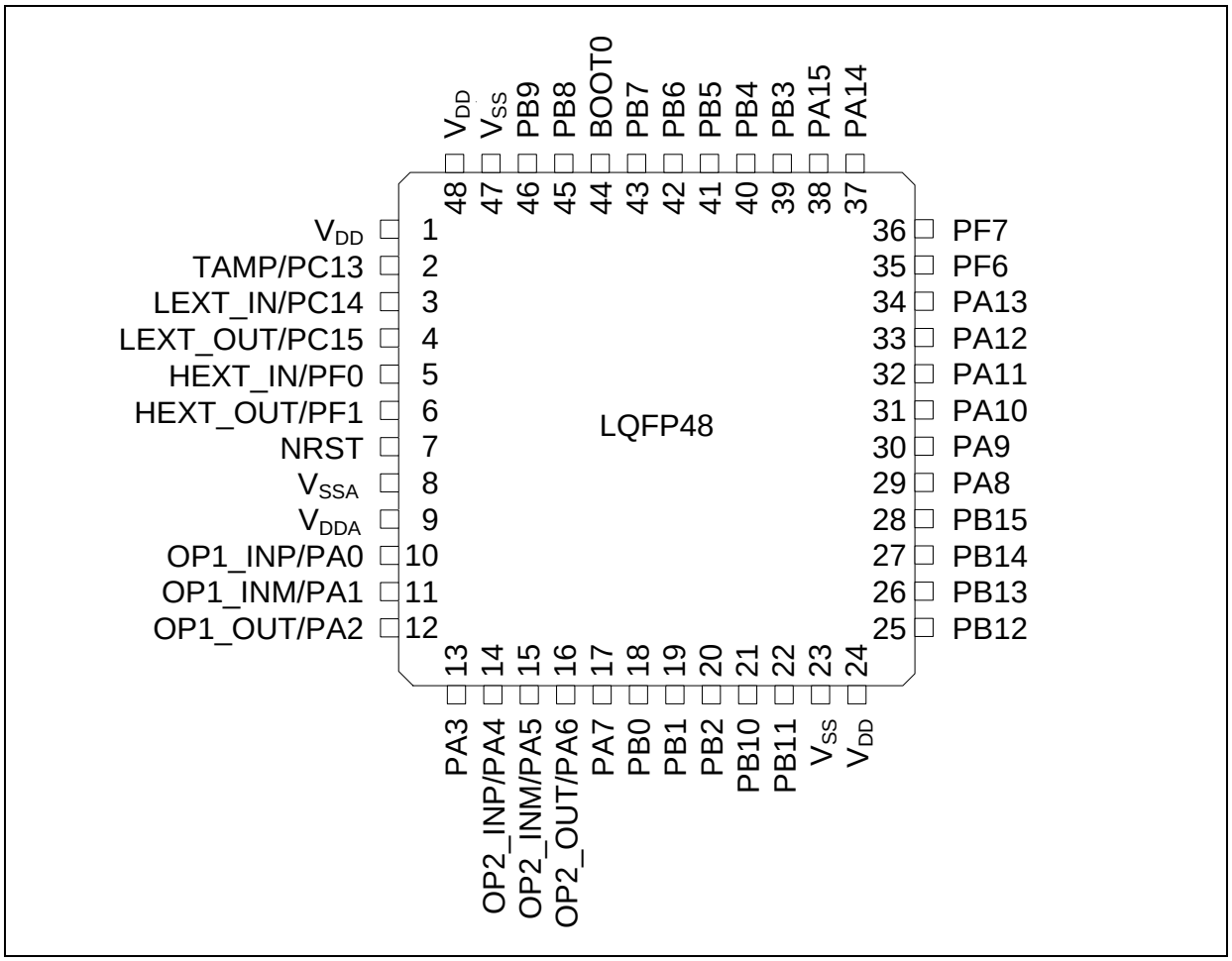


2.18 串行线调试口（SWD）

内嵌ARM®的SWD接口，这是一个串行线调试的接口，可以实现串行线调试接口连接到目标，实现对目标的烧录及调试。

3 引脚功能定义

图 2. AT32F4212 系列 LQFP48 引脚分布



下表为AT32F4212系列引脚定义。除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同。除非特别注释说明，否则在复位期间和复位后所有GPIO都设为浮空输入。引脚复用是通过GPIOx_MUXx寄存器选择功能，附加功能是通过外设寄存器直接选择/启用的功能。

表 5. AT32F4212 系列引脚定义

引脚号	引脚名称 （复位后功能）	引脚类型(1)	GPIO结构(2)	复用功能	附加功能
1	V_{DD}	S	-	数字电源	
2	PC13	I/O	FT	-	TAMP1 / WKUP2
3	PC14 / LEXT_IN (PC14)	I/O	TC	-	LEXT_IN
4	PC15 / LEXT_OUT (PC15)	I/O	TC	-	LEXT_OUT
5	PF0 / HEXT_IN (PF0)	I/O	TC	I2C1_SDA	HEXT_IN
6	PF1 / HEXT_OUT (PF1)	I/O	TC	I2C1_SCL	HEXT_OUT
7	NRST	I/O	R	器件复位输入 / 内部复位输出（低电平有效）	
8	V_{SSA}	S	-	模拟地	
9	V_{DDA}	S	-	模拟供电	
10	PA0 / OP1_INP(3) (OP1_INP)	I/O	TC	TMR1_EXT / USART2_CTS / I2C2_SCL / CMP1_OUT	ADC1_IN0 / CMP1_INP2 / CMP1_INM6 / WKUP1 / OP1_INP
11	PA1 / OP1_INM(3) (OP1_INM)	I/O	TC	TMR15_CH1C / USART2_RTS / I2C2_SDA / EVENTOUT	ADC1_IN1 / CMP1_INP1 / OP1_INM
12	PA2 / OP1_OUT(4) (OP1_OUT)	I/O	TC	-	OP1_OUT
13	PA3	I/O	FTa	TMR15_CH2 / USART2_RX / I2S2_MCK	ADC1_IN3
14	PA4 / OP2_INP(3) (OP2_INP)	I/O	TC	TMR14_CH1 / USART2_CK / SPI1_CS / I2S1_WS	ADC1_IN4/ CMP1_INM4 / OP2_INP
15	PA5 / OP2_INM(3) (OP2_INM)	I/O	TC	SPI1_SCK / I2S1_CK	ADC1_IN5 / CMP1_INP0 / CMP1_INM5 / OP2_INM
16	PA6 / OP2_OUT(4) (OP2_OUT)	I/O	TC	-	OP2_OUT
17	PA7	I/O	FTa	TMR1_CH1C / TMR3_CH2 / TMR14_CH1 / TMR17_CH1 / SPI1_MOSI / I2S1_SD / EVENTOUT	ADC1_IN7
18	PB0	I/O	FTa	TMR1_CH2C / TMR3_CH3 / USART2_RX / I2S1_MCK / EVENTOUT	ADC1_IN8
19	PB1	I/O	FTa	TMR1_CH3C / TMR3_CH4 / TMR14_CH1 / SPI2_SCK / I2S2_CK	ADC1_IN9
20	PB2	I/O	FTa	TMR3_EXT	ADC1_IN10
21	PB10	I/O	FT	SPI2_SCK / I2S2_CK / I2C2_SCL	-
22	PB11	I/O	FT	I2C2_SDA / EVENTOUT	-

引脚号	引脚名称 （复位后功能）	引脚类型(1)	GPIO结构(2)	复用功能	附加功能
23	V_{SS}	S	-	数字地	
24	V_{DD}	S	-	数字电源	
25	PB12	I/O	FTa	TMR1_BRK / TMR15_BRK / SPI2_CS / I2S2_WS / I2C2_SMBA / EVENTOUT	ADC1_IN11
26	PB13	I/O	FTa	TMR1_CH1C / SPI2_SCK / I2S2_CK / I2C2_SCL	ADC1_IN12
27	PB14	I/O	FTa	TMR1_CH2C / TMR15_CH1 / SPI2_MISO / I2S2_MCK / I2C2_SDA	ADC1_IN13
28	PB15	I/O	FTa	TMR1_CH3C / TMR15_CH2 / TMR15_CH1C / SPI2_MOSI / I2S2_SD	ADC1_IN14 / ERTC_REFIN / WKUP7
29	PA8	I/O	FT	TMR1_CH1 / USART1_CK / USART2_TX / I2C2_SCL / CLKOUT / EVENTOUT	-
30	PA9	I/O	FT	TMR1_CH2 / TMR15_BRK / USART1_TX / I2C1_SCL / I2C2_SMBA / CLKOUT	-
31	PA10	I/O	FT	TMR1_CH3 / TMR17_BRK / USART1_RX / I2C1_SDA	-
32	PA11	I/O	FT	TMR1_CH4 / USART1_CTS / I2C1_SMBA / I2C2_SCL / CMP1_OUT / EVENTOUT	-
33	PA12	I/O	FT	TMR1_EXT / USART1_RTS / I2C2_SDA / EVENTOUT	-
34	PA13 (SWDIO(5))	I/O	FT	PA13 / IR_OUT / SPI2_MISO / I2S2_MCK	-
35	PF6	I/O	FT	I2C2_SCL	-
36	PF7	I/O	FT	I2C2_SDA	-
37	PA14 (SWCLK(5))	I/O	FT	PA14 / USART2_TX / SPI2_MOSI / I2S2_SD	-
38	PA15	I/O	FT	USART2_RX / SPI1_CS / I2S1_WS / SPI2_CS / I2S2_WS / EVENTOUT	-
39	PB3	I/O	FT	SPI1_SCK / I2S1_CK / SPI2_SCK / I2S2_CK / EVENTOUT	-
40	PB4	I/O	FT	TMR3_CH1 / TMR17_BRK / SPI1_MISO / I2S1_MCK / SPI2_MISO / I2S2_MCK / I2C2_SDA / EVENTOUT	-
41	PB5	I/O	FT	TMR3_CH2 / TMR16_BRK / SPI1_MOSI / I2S1_SD / SPI2_MOSI / I2S2_SD / I2C1_SMBA	WKUP6

引脚号	引脚名称 （复位后功能）	引脚类型(1)	GPIO结构(2)	复用功能	附加功能
42	PB6	I/O	FT	TMR16_CH1C / USART1_TX / I2S1_MCK / I2C1_SCL	-
43	PB7	I/O	FT	TMR17_CH1C / USART1_RX / I2C1_SDA	-
44	BOOT0	I	B	启动模式选择0	
45	PB8	I/O	FT	TMR16_CH1 / I2C1_SCL	-
46	PB9	I/O	FT	TMR17_CH1 / IR_OUT / SPI2_CS / I2S2_WS / I2S1_MCK / I2C1_SDA / EVENTOUT	-
47	V_{SS}	S	-	数字地	
48	V_{DD}	S	-	数字电源	
-	EPAD (V_{SS}/V_{SSA})	S	-	数字地 / 模拟地	

(1) I = 输入，O = 输出，S = 电源。

(2) TC = 标准电平，FT = 一般5 V电平容忍，FTa = 带模拟功能5 V电平容忍，R = 配有内置弱上拉电阻的双向复位引脚，B = 配有内置弱下拉电阻的专用BOOT0引脚。其中FTa引脚设置为输入浮空、输入上拉、或输入下拉时，具有5 V电平容忍特性；设置为模拟模式时，不具5 V电平容忍特性，此时输入电平必须小于VDD + 0.3 V。

(3) OPx_INy引脚仍可做为GPIO或使用其上复用功能；做为OP输入使用时，建议使用者将该引脚设置为模拟模式。注意这些引脚输入电平必须小于VDD + 0.3V。若OPx_INy引脚未使用建议设置为GPIO输出低电平。

(4) 建议使用者将OPx_OUT引脚设置为模拟模式。该引脚随外部线路和OP_IN引脚电平有各种可能输出电压，不可再当外部输入引脚使用；但该引脚内部与ADC和CMP连接，这些功能仍可使用。

(5) 复位后，PA13/PA14引脚被配置为复用功能SWDIO/SWCLK，此时SWDIO引脚的内部上拉电阻和SWCLK引脚的内部下拉电阻为开启状态。

4 电气特性

4.1 测试条件

4.1.1 最小和最大数值

所有最小和最大值是在最坏的条件下得出，在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性，以其平均值±3倍标准差（mean ± 3σ）得到的数据，不会在生产线上进行测试。

4.1.2 典型数值

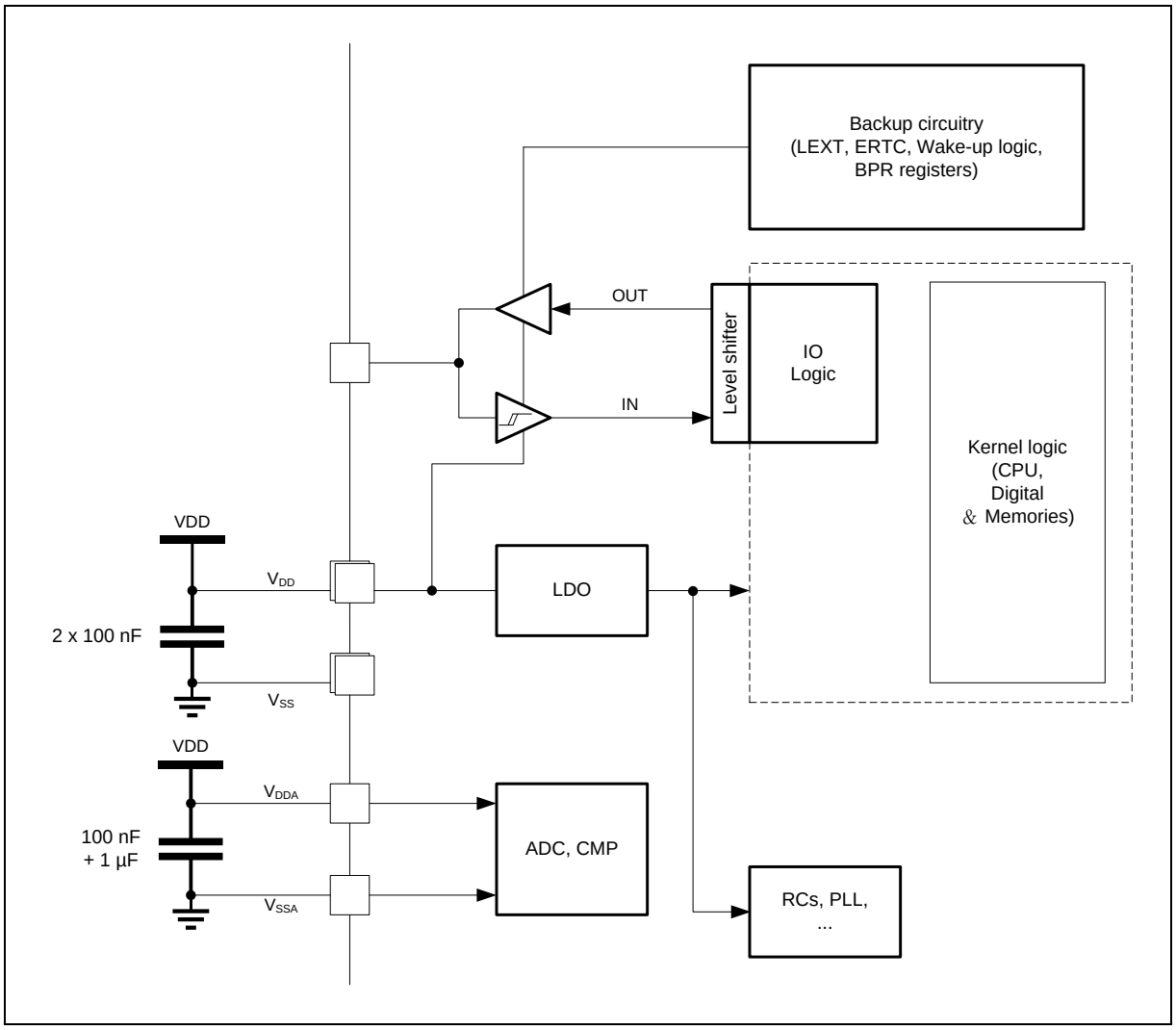
典型数据是基于T_A = 25 °C和V_{DD} = 3.3 V。

4.1.3 典型曲线

典型曲线仅用于设计指导而未经测试。

4.1.4 供电方案

图 3. 供电方案



4.2 绝对最大值

4.2.1 额定值

加在器件上的载荷如果超过「绝对最大额定值」列表（*表6*，*表7*，*表8*）中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 6. 电压特性

符号	描述	最小值	最大值	单位
V_{DD}-V_{SS}	外部主供电电压（包含V_{DDA}和V_{DD}）	-0.3	4.0	V
V_{IN}	在FT引脚上的输入电压	V_{SS}-0.3	6.0	
	在FTa引脚上的输入电压，引脚设置为输入浮空、输入上拉、或输入下拉模式			
	在TC引脚上的输入电压	V_{SS}-0.3	4.0	
	在FTa引脚上的输入电压，引脚设置为模拟模式			
$\|\Delta V_{DDx}\|$	不同供电引脚之间的电压差	-	50	mV
$\|V_{SSx}$-$V_{SS}\|$	不同接地引脚之间的电压差	-	50	

表 7. 电流特性

符号	描述	最大值	单位
I_{VDD}	经过V_{DD}电源线的总电流（流入电流）	150	mA
I_{VSS}	经过V_{SS}地线的总电流（流出电流）	150	
I_{IO}	任意GPIO和控制引脚上的输出灌电流	25	
	任意GPIO和控制引脚上的输出电流	-25	

表 8. 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-60 ~ +150	°C
T_J	最大结温度	125	

4.2.2 电气敏感性

基于三个不同的测试（HBM，CDM，和LU），使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电（ESD）

静电放电施加到所有样品的所有引脚上。这个测试符合JS-001-2017/JS-002-2018标准。

表 9. 静电放电值

符号	参数	条件	类型	最大值	单位
$V_{ESD(HBM)}$	静电放电电压（人体模型）	T_A = +25 °C，符合JS-001-2017	3A	±6000	V
$V_{ESD(CDM)}$	静电放电电压（充电设备模型）	T_A = +25 °C，符合JS-002-2018	III	±1000	

静态栓锁（Static latch-up）

为了评估栓锁性能，需要在样品上进行符合EIA/JESD78E集成电路栓锁标准的互补静态栓锁测试：

- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的GPIO引脚上注入电流。

表 10. 静态栓锁值

符号	参数	条件	级别/类型
LU	静态栓锁	T_A = +105 °C，符合EIA/JESD78E	II 类A (±200 mA)

4.3 规格

4.3.1 通用工作条件

表 11. 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部AHB时钟频率	-	0	120	MHz
$f_{PCLK1/2}$	内部APB1/2时钟频率	-	0	f_{HCLK}	MHz
V_{DD}	数字电源工作电压	-	2.4	3.6	V
V_{DDA}	模拟电源工作电压	必须与V_{DD}相同电位	V_{DD}		V
P_D	功率耗散：T_A = 105 °C	-	-	230	mW
T_A	环境温度	-	-40	105	°C

4.3.2 上电和掉电时的工作条件

表 12. 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{DD}上升速率	-	0	∞	ms/V
	V_{DD}下降速率		20	∞	μs/V

4.3.3 内置复位和电源管理模块特性

表 13. 内嵌复位和电源管理模块特性(1)

符号	参数	最小值	典型值	最大值	单位
V_{POR}	上电复位阈值	1.73	2.06	2.4	V
V_{LVR}	低电压复位阈值	1.62(2)	1.88	2.16	V
$V_{LVRhyst}$	LVR迟滞	-	180	-	mV
$T_{RESTTEMPO}$	复位持续时间：V_{DD}高于V_{POR}且持续时间超过$T_{RSTTEMPO}$后CPU开始运行	-	4.5	-	ms

(1) 由综合评估得出，不在生产中测试。
(2) 产品的特性由设计保证至最小的数值V_{LVR}。

图 4. 上电复位和低电压复位的波形图

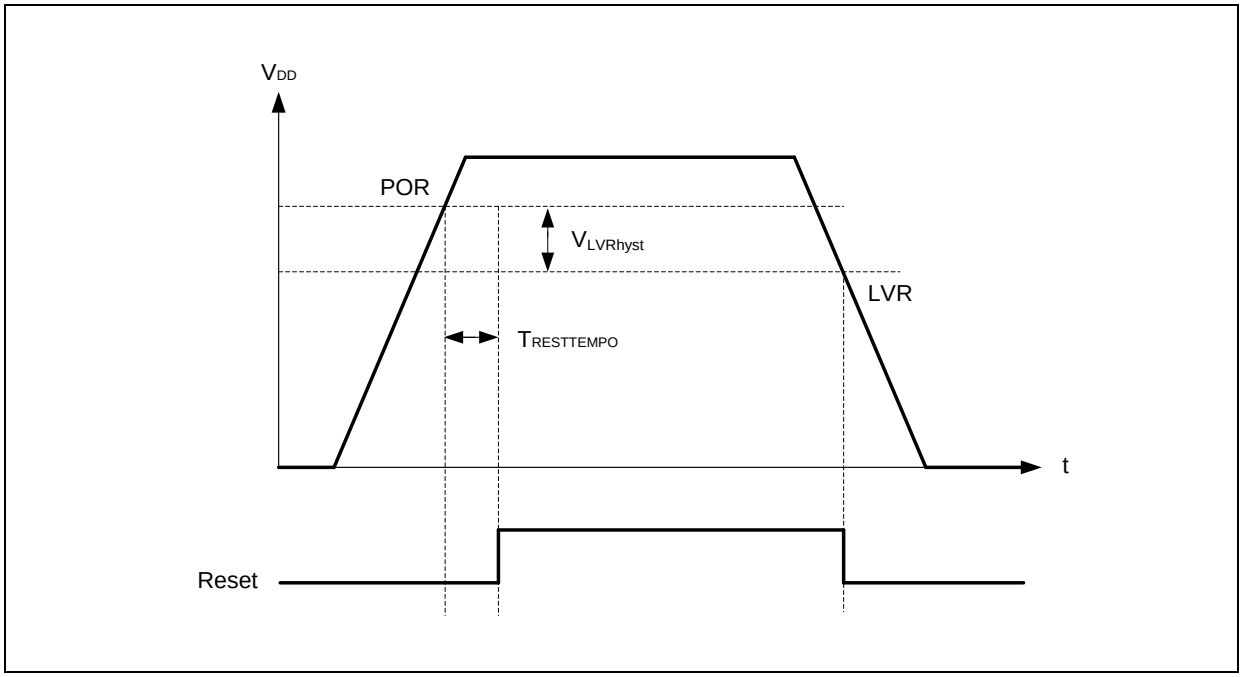


表 14. 可编程电压检测器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVM1}	PVM阈值1（PVMSEL[2:0] = 001）	上升沿(1)	2.19	2.28	2.37	V
		下降沿(1)	2.09	2.18	2.27	V
V_{PVM2}	PVM阈值2（PVMSEL[2:0] = 010）	上升沿(2)	2.28	2.38	2.48	V
		下降沿(2)	2.18	2.28	2.38	V
V_{PVM3}	PVM阈值3（PVMSEL[2:0] = 011）	上升沿(2)	2.38	2.48	2.58	V
		下降沿(2)	2.28	2.38	2.48	V
V_{PVM4}	PVM阈值4（PVMSEL[2:0] = 100）	上升沿(2)	2.47	2.58	2.69	V
		下降沿(2)	2.37	2.48	2.59	V
V_{PVM5}	PVM阈值5（PVMSEL[2:0] = 101）	上升沿(2)	2.57	2.68	2.79	V
		下降沿(2)	2.47	2.58	2.69	V
V_{PVM6}	PVM阈值6（PVMSEL[2:0] = 110）	上升沿(2)	2.66	2.78	2.9	V
		下降沿(2)	2.56	2.68	2.8	V
V_{PVM7}	PVM阈值7（PVMSEL[2:0] = 111）	上升沿	2.76	2.88	3	V
		下降沿	2.66	2.78	2.9	V
V_{HYS_P}(2)	PVM迟滞	-	-	100	-	mV
$I_{DD(PVM)}$(2)	PVM电流消耗	-	-	20	30(2)	μA

(1) PVMSEL[2:0] = 001电平可能因低于V_{POR}无法使用。
(2) 由综合评估得出，不在生产中测试。

4.3.4 存储器特性

表 15. 闪存存储器特性(1)

符号	参数	典型值	最大值	单位
T_{PROG}	编程时间	60	65	μs
t_{ERASE}	扇区擦除时间	6.6	8	ms
t_{ME}	全擦除时间	8.2	10	ms

(1) 由设计保证，不在生产中测试。

表 16. 闪存存储器寿命和数据保存期限(1)

符号	参数	条件	最小值	典型值	最大值	单位
N_{END}	寿命（擦写次数）	T_A = -40 ~ 105 °C	100	-	-	千次
t_{RET}	数据保存期限	T_A = 105 °C	10	-	-	年

(1) 由设计保证，不在生产中测试。

4.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，由综合评估得出，不在生产中测试。这些参数和因素包括工作电压、环境温度、GPIO引脚的负载、产品的软件配置、工作频率、GPIO脚的翻转速率、以及执行的代码等。

典型和最大电流消耗

微控制器处于下述条件下：

- 所有的GPIO引脚都处于模拟模式。
- 闪存存储器的访问时间随f_{HCLK}的频率调整（0 ~ 32 MHz时为0个等待周期，33 ~ 64 MHz时为1个等待周期，65 ~ 96 MHz时为2个等待周期，超过96 MHz时为3个等待周期）。
- 指令预取功能开启。
- $f_{PCLK1} = f_{HCLK}$，$f_{PCLK2} = f_{HCLK}$，$f_{ADCCLK} = f_{PCLK2}/8$。
- 除非特别标注，典型值是在V_{DD} = 3.3 V和T_A = 25 °C时测试得到，最大值是在V_{DD} = 3.6 V时测试得到。

表 17. 运行模式下的典型电流消耗

符号	参数	条件	f_{HCLK}	典型值		单位
				使能所有外设	关闭所有外设	
I_{DD}	运行模式的供应电流	高速外部晶振（HEXT）(1)(2)	120 MHz	17.7	12.3	mA
			108 MHz	16.2	11.3	
			72 MHz	11.5	8.19	
			48 MHz	8.62	6.44	
			36 MHz	6.98	5.34	
			24 MHz	5.65	4.54	
			16 MHz	4.45	3.71	
			8 MHz	2.96	2.57	
			4 MHz	2.50	2.30	
			2 MHz	2.27	2.16	
			1 MHz	2.16	2.10	
			500 kHz	2.10	2.07	
			125 kHz	2.06	2.04	
		高速内部时钟（HICK）	120 MHz	17.7	12.3	mA
			108 MHz	16.1	11.3	
			72 MHz	11.4	8.14	
			48 MHz	8.52	6.38	
			36 MHz	6.88	5.27	
			24 MHz	5.53	4.47	
			16 MHz	4.34	3.63	
			8 MHz	2.83	2.48	
			4 MHz	2.37	2.20	
			2 MHz	2.15	2.06	
			1 MHz	2.03	1.99	
			500 kHz	1.97	1.95	
			125 kHz	1.93	1.93	

(1) 外部时钟为8 MHz。
(2) 当f_{HCLK} > 8 MHz时启用PLL。

表 18. 睡眠模式下的典型电流消耗

符号	参数	条件	f_{HCLK}	典型值		单位
				使能所有外设	关闭所有外设	
I_{DD}	睡眠模式的供应电流	高速外部晶振（HEXT）(1)(2)	120 MHz	13.2	5.99	mA
			108 MHz	12.1	5.59	
			72 MHz	8.76	4.38	
			48 MHz	6.81	3.89	
			36 MHz	5.60	3.42	
			24 MHz	4.70	3.25	
			16 MHz	3.80	2.83	
			8 MHz	2.60	2.11	
			4 MHz	2.30	2.05	
			2 MHz	2.15	2.02	
			1 MHz	2.07	2.00	
			500 kHz	2.03	1.99	
			125 kHz	2.00	1.98	
		高速内部时钟（HICK）	120 MHz	13.1	5.88	mA
			108 MHz	12.0	5.47	
			72 MHz	8.65	4.27	
			48 MHz	6.70	3.78	
			36 MHz	5.49	3.30	
			24 MHz	4.59	3.13	
			16 MHz	3.68	2.71	
			8 MHz	2.47	1.98	
			4 MHz	2.17	1.93	
			2 MHz	2.02	1.89	
			1 MHz	1.94	1.88	
			500 kHz	1.90	1.87	
			125 kHz	1.87	1.86	

(1) 外部时钟为8 MHz。
(2) 当f_{HCLK} > 8 MHz时启用PLL。

表 19. 运行模式下的最大电流消耗

符号	参数	条件	f_{HCLK}	最大值		单位
				T_A = 85 °C	T_A = 105 °C	
I_{DD}	运行模式的供应电流	高速外部晶振（HEXT）(1) 使能所有外设	120 MHz	20.4	22.3	mA
			108 MHz	18.8	20.7	
			72 MHz	14.1	16.0	
			48 MHz	11.2	13.1	
			36 MHz	9.54	11.4	
			24 MHz	8.19	10.1	
			16 MHz	6.99	8.84	
			8 MHz	5.49	7.33	
		高速外部晶振（HEXT）(1) 关闭所有外设	120 MHz	15.0	16.8	mA
			108 MHz	13.9	15.8	
			72 MHz	10.8	12.6	
			48 MHz	9.02	10.9	
			36 MHz	7.91	9.74	
			24 MHz	7.10	8.93	
			16 MHz	6.26	8.09	
			8 MHz	5.11	6.95	

(1) 外部时钟为8 MHz，当f_{HCLK} > 8 MHz时启用PLL。

表 20. 睡眠模式下的最大电流消耗

符号	参数	条件	f_{HCLK}	最大值		单位
				T_A = 85 °C	T_A = 105 °C	
I_{DD}	睡眠模式的供应电流	高速外部晶振（HEXT）(1) 使能所有外设	120 MHz	15.9	17.7	mA
			108 MHz	14.8	16.6	
			72 MHz	11.4	13.2	
			48 MHz	9.39	11.2	
			36 MHz	8.19	9.96	
			24 MHz	7.29	9.05	
			16 MHz	6.38	8.13	
			8 MHz	5.18	6.91	
		高速外部晶振（HEXT）(1) 关闭所有外设	120 MHz	8.56	10.3	mA
			108 MHz	8.16	9.90	
			72 MHz	6.95	8.69	
			48 MHz	6.46	8.17	
			36 MHz	5.98	7.72	
			24 MHz	5.81	7.53	
			16 MHz	5.39	7.13	
			8 MHz	4.68	6.41	

(1) 外部时钟为8 MHz，当f_{HCLK} > 8 MHz时启用PLL。

表 21. 深睡眠和待机模式下的典型和最大电流消耗(1)

符号	参数	条件	典型值(2)		最大值(3)			单位
			V_{DD} = 2.4 V	V_{DD} = 3.3 V	T_A = 25 °C	T_A = 85 °C	T_A = 105 °C	
I_{DD}	深睡眠模式的供应电流	LDO 处于运行模式，HICK 和 HEXT 关闭，WDT 关闭	1245	1290	参见(4)	5600	8350	μA
		LDO 处于低功耗模式且 VREXLPEN 设置为 1，HICK 和 HEXT 关闭，WDT 关闭	1005	1050		3500	4915	
	待机模式的供应电流	LEXT和ERTC关闭	802.4	843.6	944.6	1505.7	1607.6	μA
		LEXT和ERTC开启	803.2	845.1	945.9	1507.2	1609.2	

(1) 因OP不可关闭，因此额外产生静态耗电使得深睡眠和待机模式省电效果不明显。
(2) 典型值是在T_A = 25 °C下测试得到。
(3) 由综合评估得出，不在生产中测试。
(4) 随工艺偏移可能为典型值的数倍。

内置外设电流消耗

微控制器的工作条件如下：

- 所有的GPIO引脚都处于模拟模式。
- 给出的数值是通过测量只开启一个外设的时钟与关闭所有外设的时钟电流消耗相差值计算得出。

表 22. 内置外设的电流消耗

内置外设		典型值	单位
AHB	DMA1	2.15	μA/MHz
	SRAM	1.06	
	Flash	12.08	
	GPIOA	0.50	
	GPIOB	0.50	
	GPIOC	0.50	
	GPIOF	0.50	
	CRC	0.70	
APB1	TMR3	6.29	
	TMR6	0.49	
	TMR14	2.28	
	SPI2/I^2S2	2.26	
	USART2	2.11	
	I^2C1	1.71	
	I^2C2	1.68	
	WWDT	0.20	
	PWC	0.39	
APB2	SCFG/CMP1	0.29	
	SPI1/I^2S1	2.03	
	USART1	2.12	
	TMR1	7.68	
	TMR15	4.65	
	TMR16	3.19	
	TMR17	3.41	
	ADC1	5.17	

4.3.6 外部时钟源特性

使用晶体/陶瓷谐振器产生的高速外部时钟

高速外部晶振（HEXT）可以使用一个4 ~ 25 MHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

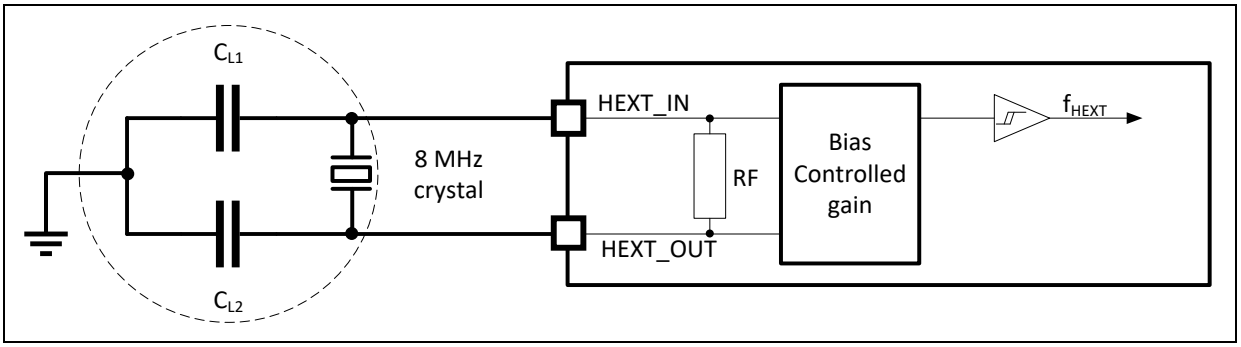
表 23. HEXT 4 ~ 25 MHz 晶振特性(1)(2)

符号	参数	条件	最小值	典型值	最大值	单位
f_{HEXT_IN}	振荡器频率	-	4	8	25	MHz
$t_{SU(HEXT)}$(3)	启动时间	V_{DD}是稳定的	-	2	-	ms

(1) 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
(2) 由综合评估得出，不在生产中测试。
(3) $t_{SU(HEXT)}$是启动时间，是从软件使能HEXT开始测量，直至得到稳定的8 MHz振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

对于C_{L1}和C_{L2}，建议使用高质量的、为高频应用而设计的（典型值为）5 ~ 25 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常C_{L1}和C_{L2}具有相同参数。晶体制造商通常以C_{L1}和C_{L2}的串行组合给出负载电容的参数。在选择C_{L1}和C_{L2}时，PCB和MCU引脚的容抗应该考虑在内（可以粗略地把引脚与PCB板的电容按10 pF估计）。

图 5. HEXT 使用 8 MHz 晶振的典型应用



使用外部振荡源产生的高速外部时钟

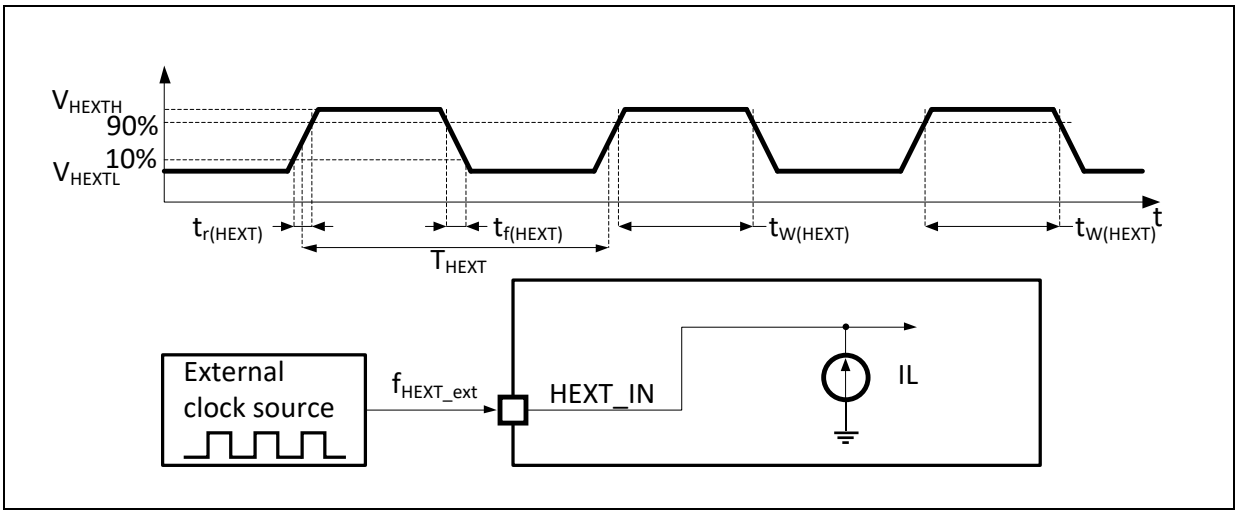
下表中给出的特性参数是使用一个高速的外部时钟源测得。

表 24. HEXT 外部时钟源特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HEXT_ext}	用户外部时钟频率(1)	-	1	8	25	MHz
V_{HEXTH}	HEXT_IN输入引脚高电平电压		$0.7V_{DD}$	-	V_{DD}	V
V_{HEXTL}	HEXT_IN输入引脚低电平电压		V_{SS}	-	$0.3V_{DD}$	
$t_{w(HEXT)}$ $t_{w(HEXT)}$	HEXT_IN高或低的时间(1)		5	-	-	ns
$t_{r(HEXT)}$ $t_{f(HEXT)}$	HEXT_IN上升或下降的时间(1)		-	-	20	
$C_{in(HEXT)}$	HEXT_IN输入容抗(1)	-	-	5	-	pF
$Duty_{(HEXT)}$	占空比	-	45	-	55	%
I_L	HEXT_IN输入漏电流	$V_{SS} \le V_{IN} \le V_{DD}$	-	-	±1	μA

(1) 由设计保证，不在生产中测试。

图 6. HEXT 外部时钟源交流时序图



使用晶体/陶瓷谐振器产生的低速外部时钟

低速外部晶振（LEXT）可以使用一个32.768 kHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 25. LEXT 32.768 kHz 晶振特性(1)(2)

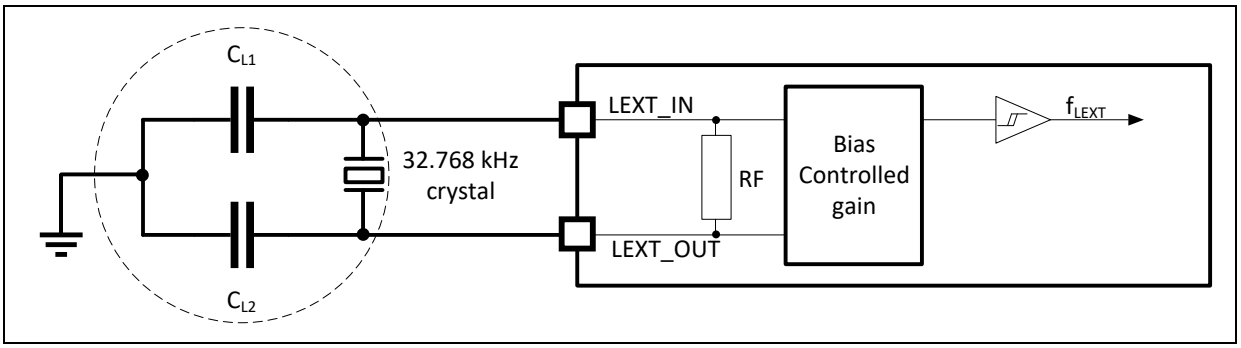
符号	参数	条件	最小值	典型值	最大值	单位
$t_{SU(LEXT)}$	启动时间	V_{DD}是稳定的	-	180	-	ms

(1) 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
(2) 由综合评估得出，不在生产中测试。

对于C_{L1}和C_{L2}，建议使用高质量的5 ~ 20 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常C_{L1}和C_{L2}具有相同参数。晶体制造商通常以C_{L1}和C_{L2}的串行组合给出负载电容的参数。

负载电容C_L由下式计算：$C_L = C_{L1} \times C_{L2} / (C_{L1} + C_{L2}) + C_{stray}$，其中$C_{stray}$是引脚的电容和PCB板或PCB相关的电容，它的典型值是介于2 pF至7 pF之间。

图 7. LEXT 使用 32.768 kHz 晶振的典型应用



注：　LEXT_IN和LEXT_OUT间不需要外部电阻，也禁止添加。

使用外部振荡源产生的低速外部时钟

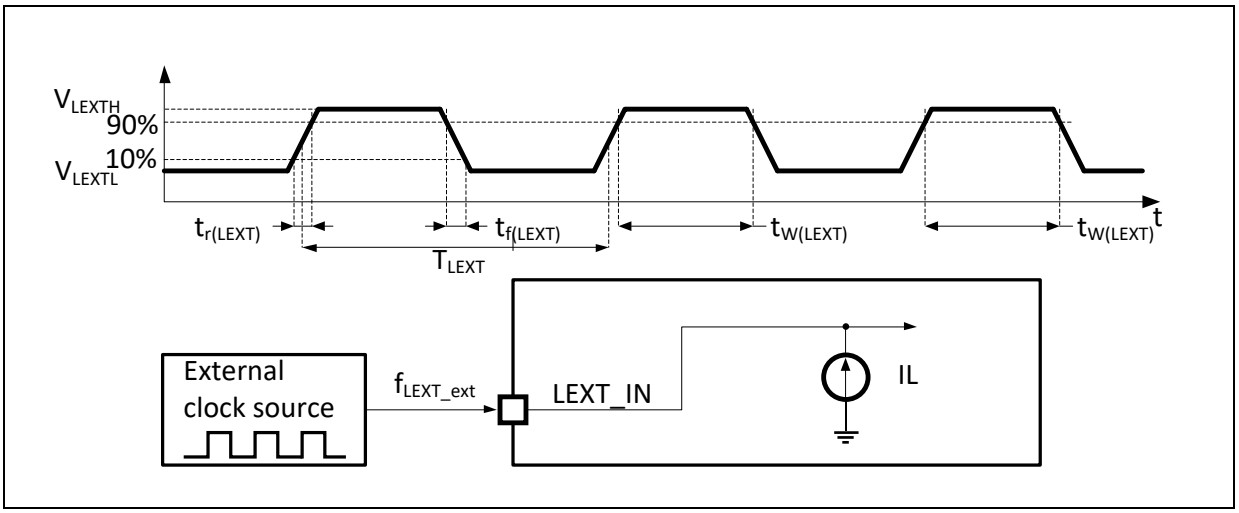
下表中给出的特性参数是使用一个低速的外部时钟源测得。

表 26. LEXT 外部时钟源特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LEXT_ext}	用户外部时钟频率(1)	-	-	32.768	1000	kHz
V_{LEXTH}	LEXT_IN输入引脚高电平电压		$0.7V_{DD}$	-	V_{DD}	V
V_{LEXTL}	LEXT_IN输入引脚低电平电压		V_{SS}	-	$0.3V_{DD}$	
$t_{w(LEXT)}$ $t_{w(LEXT)}$	LEXT_IN高或低的时间(1)		450	-	-	ns
$t_{r(LEXT)}$ $t_{f(LEXT)}$	LEXT_IN上升或下降的时间(1)		-	-	50	
$C_{in(LEXT)}$	LEXT_IN输入容抗(1)	-	-	5	-	pF
$Duty_{(LEXT)}$	占空比	-	30	-	70	%
I_L	LEXT_IN输入漏电流	$V_{SS} \le V_{IN} \le V_{DD}$	-	-	±1	μA

(1) 由设计保证，不在生产中测试。

图 8. LEXT 外部时钟源交流时序图



4.3.7 内部时钟源特性

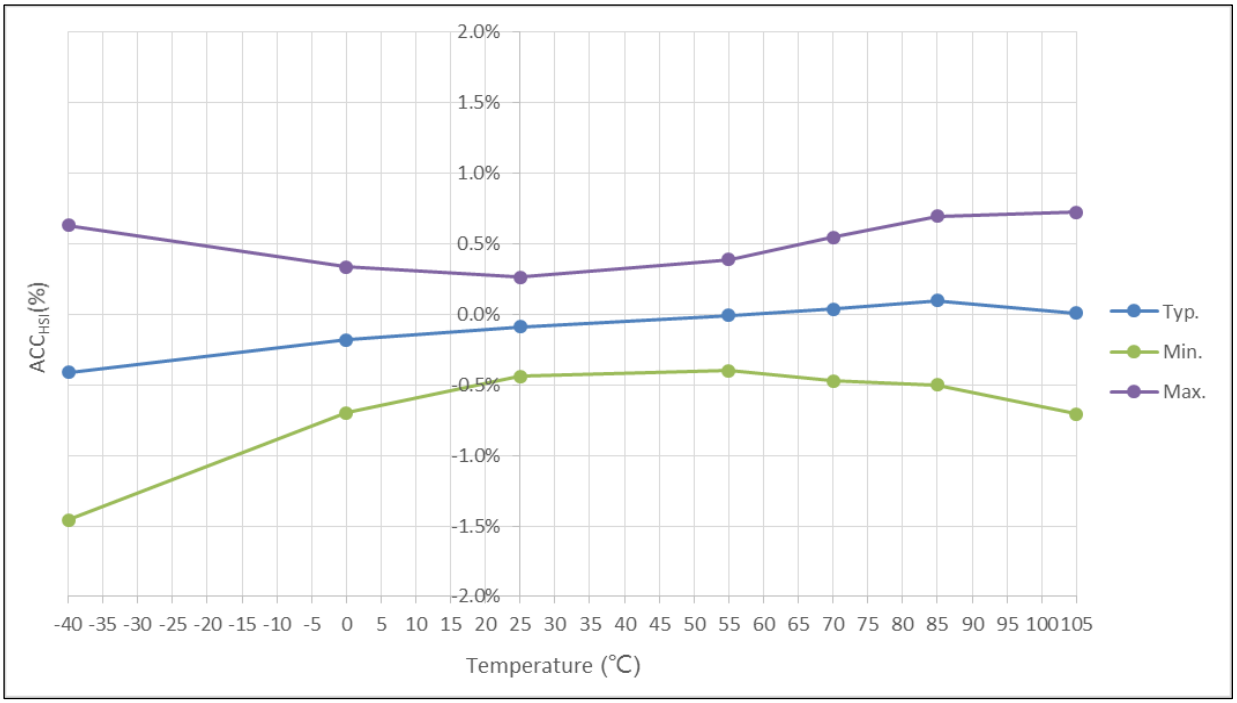
高速内部时钟（HICK）

表 27. HICK 时钟特性

符号	参数	条件		最小值	典型值	最大值	单位
f_{HICK}	频率	-		-	48	-	MHz
$DuCy_{(HICK)}$	占空比	-		45	-	55	%
ACC_{HICK}	HICK振荡器的精度	使用者以寄存器CRM_CTRL校准(1)		-1	-	1	%
		出厂校准(2)	T_A = -40 ~ 105 °C	-2	-	1.5	%
			T_A = -40 ~ 85 °C	-2	-	1.2	%
			T_A = 0 ~ 70 °C	-1.5	-	1.2	%
			T_A = 25 °C	-1	-	1	%
$t_{SU(HICK)}$(2)	HICK振荡器启动时间	-		-	10	12	μs
$I_{DD(HICK)}$(2)	HICK振荡器功耗	-		-	220	290	μA

(1) 由设计保证，不在生产中测试。
(2) 由综合评估得出，不在生产中测试。

图 9. HICK 时钟精度与温度的对比



低速内部时钟（LICK）

表 28. LICK 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LICK}(1)	频率	-	25	35	45	kHz

(1) 由综合评估得出，不在生产中测试。

4.3.8 PLL 特性

表 29. PLL 特性

符号	参数	最小值(1)	典型值	最大值(1)	单位
f_{PLL_IN}	PLL输入时钟(2)	2	8	16	MHz
	PLL输入时钟占空比	40	-	60	%
f_{PLL_OUT}	PLL倍频输出时钟	16	-	120	MHz
t_{LOCK}	PLL锁相时间	-	-	200	μs
Jitter	Cycle-to-cycle jitter	-	-	300	ps

(1) 由设计保证，不在生产中测试。
(2) 需要注意使用正确的倍频系数，从而根据PLL输入时钟频率使得f_{PLL_OUT}处于允许范围内。

4.3.9 低功耗模式唤醒时间

下表列出的唤醒时间是在系统时钟为HICK时钟的唤醒阶段测量得到。唤醒时使用的时钟源当前依据当前的操作模式而定：

- 睡眠模式：时钟源是进入睡眠模式时所使用的时钟；
- 深睡眠或待机模式：时钟源是HICK时钟。

表 30. 低功耗模式的唤醒时间

符号	参数	典型值	单位
$t_{WUSLEEP}$	从睡眠模式唤醒	3.3	μs
$t_{WUDEEPSLEEP}$	从深睡眠模式唤醒（LDO处于运行模式）	380	μs
	从深睡眠模式唤醒（LDO处于低功耗模式）	450	
$t_{WUSTDBY}$	从待机模式唤醒	1250	μs

4.3.10 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。

功能性EMS（电磁敏感性）

- **EFT：**在V_{DD}和V_{SS}上通过耦合/去耦合网路施加一个瞬变电压的脉冲群（正向和反向）直到产生功能性错误。这个测试符合IEC 61000-4-4标准。

表 31. EMS 特性

符号	参数	条件	级别/类型
V_{EFT}	在V_{DD}和V_{SS}上通过符合IEC 61000-4-4规范的耦合/去耦合网路施加导致功能错误的瞬变脉冲群电压极限，V_{DD}和V_{SS}入口有一47 μF电容并且每对V_{DD}和V_{SS}电源各有一0.1μF旁路电容	V_{DD} = 3.3 V，LQFP48，T_A = +25 °C，f_{HCLK} = 120 MHz。符合IEC 61000-4-4	3/A (3.5 kV)
		V_{DD} = 3.3 V，LQFP48，T_A = +25 °C，f_{HCLK} = 72 MHz。符合IEC 61000-4-4	

在器件级进行EMC的评估和优化，是在典型的应用环境中进行的。应注意好的EMC性能与用户应用和具体的软件密切相关。因此，建议用户对软件实行EMC优化，并进行与EMC有关的测试。

4.3.11 GPIO 端口特性

通用输入/输出特性

所有的GPIO端口都是兼容CMOS和TTL。

表 32. GPIO 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	GPIO脚输入低电平电压	-	-0.3	-	0.28 x V_{DD} + 0.1	V
V_{IH}	TC GPIO脚输入高电平电压	-	0.31 x V_{DD} + 0.8	-	V_{DD} + 0.3	V
	FTa GPIO脚输入高电平电压	模拟模式				
	FT GPIO脚输入高电平电压	-		-	5.5	
	FTa GPIO脚输入高电平电压	输入浮空、输入上拉、或输入下拉				
V_{hys}	施密特触发器电压迟滞(1)	-	200	-	-	mV
			5% V_{DD}	-	-	-
I_{lkg}	输入浮空模式漏电流(2)	V_{SS} ≤ V_{IN} ≤ V_{DD} TC GPIO脚	-	-	±1	μA
		V_{SS} ≤ V_{IN} ≤ 5.5 V FT 和 FTa GPIO 脚	-	-	±1	
R_{PU}	弱上拉等效电阻(3)	V_{IN} = V_{SS}	65	80	130	kΩ
R_{PD}	弱下拉等效电阻(3)(4)	V_{IN} = V_{DD}	65	70	130	kΩ
C_{IO}	GPIO引脚的电容	-	-	9	-	pF

(1) 施密特触发器开关电平的迟滞电压。由综合评估得出，不在生产中测试。
(2) 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值。
(3) FT或FTa引脚当输入高于V_{DD} + 0.3 V时，必须禁用内部上拉/下拉电阻。
(4) BOOT0引脚弱下拉电阻不可禁用。

所有GPIO端口都是CMOS和TTL兼容（不需软件配置），它们的特性考虑了多数严格的CMOS工艺或TTL参数。

输出驱动电流

在用户应用中，GPIO脚的数目必须保证驱动电流不能超过*4.2.1*节给出的绝对最大额定值：

- 所有GPIO端口从V_{DD}上获取的电流总和，加上MCU在V_{DD}上获取的最大运行电流，不能超过绝对最大额定值I_{VDD}（参见*表7*）。
- 所有GPIO端口吸收并从V_{SS}上流出的电流总和，加上MCU在V_{SS}上流出的最大运行电流，不能超过绝对最大额定值I_{VSS}（参见*表7*）。

输出电压

所有的GPIO端口都是兼容CMOS和TTL的。

表 33. 输出电压特性

符号	参数	条件	最小值	最大值	单位
适中电流推动/吸入能力					
V_{OL}(1)	输出低电平	CMOS端口，I_{IO} = 4 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	V_{DD}-0.4	-	
V_{OL}(1)	输出低电平	TTL端口，I_{IO} = 2 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	2.4	-	
V_{OL}(1)	输出低电平	I_{IO} = 9 mA	-	1.3	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	V_{DD}-1.3	-	
V_{OL}(1)	输出低电平	I_{IO} = 2 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.4 V ≤ V_{DD} < 2.7 V	V_{DD}-0.4	-	
较大电流推动/吸入能力					
V_{OL}	输出低电平	CMOS端口，I_{IO} = 6 mA	-	0.4	V
V_{OH}	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	V_{DD}-0.4	-	
V_{OL}(1)	输出低电平	TTL端口，I_{IO} = 5 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	2.4	-	
V_{OL}(1)	输出低电平	I_{IO} = 18 mA	-	1.3	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	V_{DD}-1.3	-	
V_{OL}(1)	输出低电平	I_{IO} = 4 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.4 V ≤ V_{DD} < 2.7 V	V_{DD}-0.4	-	
极大电流推动/吸入能力					
V_{OL}(1)	输出低电平	CMOS端口，I_{IO} = 15 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	V_{DD}-0.4	-	
V_{OL}(1)	输出低电平	TTL端口，I_{IO} = 12 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.7 V ≤ V_{DD} ≤ 3.6 V	2.4	-	
V_{OL}(1)	输出低电平	I_{IO} = 12 mA	-	0.4	V
V_{OH}(1)	输出高电平	2.4 V ≤ V_{DD} < 2.7 V	V_{DD}-0.4	-	

(1) 由综合评估得出，不在生产中测试。

输入交流特性

输入交流特性的定义和数值在下表给出。

表 34. 输入交流特性

符号	参数	最小值	最大值	单位
$t_{EXINTpw}$	EXINT控制器检测到外部信号的脉冲宽度	10	-	ns

4.3.12 NRST 引脚特性

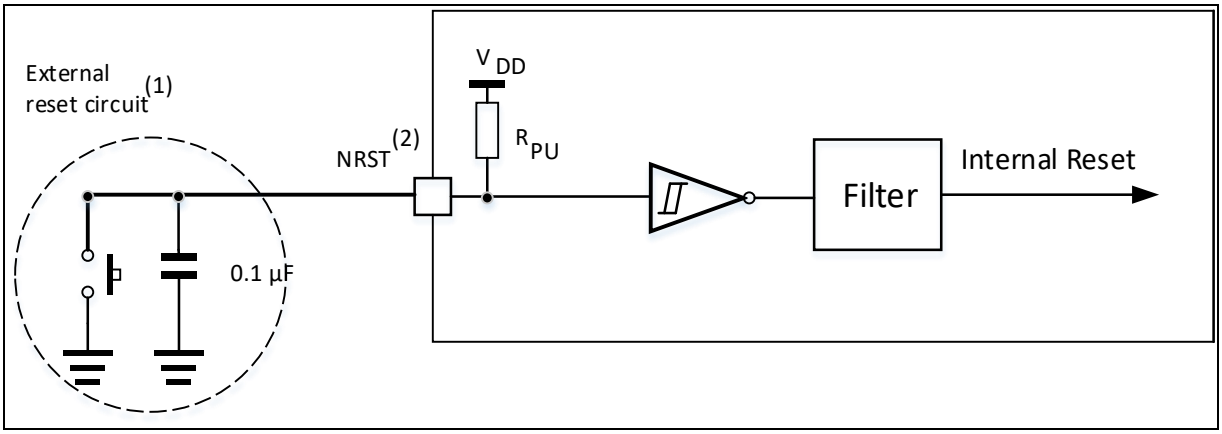
NRST引脚输入驱动使用CMOS工艺，它连接了一个不能断开的上拉电阻，R_{PU}（参见下表）。

表 35. NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$(1)	NRST输入低电平电压	-	-0.3	-	0.72	V
$V_{IH(NRST)}$(1)	NRST输入高电平电压	-	2	-	V_{DD} + 0.3	
$V_{hys(NRST)}$	NRST施密特触发器电压迟滞	-	-	400	-	mV
R_{PU}	弱上拉等效电阻	V_{IN} = V_{SS}	30	40	50	kΩ
$t_{ILV(NRST)}$(1)	NRST输入低电平无效时间	-	-	-	40	μs
$t_{ILNV(NRST)}$(1)	NRST输入低电平有效时间	-	80	-	-	μs

(1) 由设计保证，不在生产中测试。

图 10. 建议的 NRST 引脚保护



(1) 复位网络是为了防止寄生复位。
(2) 用户必须保证NRST引脚的电位能够低于*表35*中列出的最大$V_{IL(NRST)}$以下，否则MCU不能得到复位。

4.3.13 TMR 定时器特性

下表列出的参数由设计保证。

表 36. TMR 定时器特性

符号	参数	条件	最小值	最大值	单位
$t_{res(TMR)}$	定时器分辨时间	-	1	-	$t_{TMRxCLK}$
		$f_{TMRxCLK}$ = 120 MHz	8.3	-	ns
f_{EXT}	CH1至CH4的定时器外部时钟频率	-	0	$f_{TMRxCLK}$/2	MHz

4.3.14 SPI 接口特性

表 37. SPI 特性

符号	参数	条件	最小值	最大值	单位
f_{SCK} ($1/t_{c(SCK)}$)(1)	SPI时钟频率(2)(3)	主模式	-	36	MHz
		从收模式	-	36	
		从发模式	-	32	
$t_{su(CS)}$(1)	CS建立时间	从模式	$4t_{PCLK}$	-	ns
$t_{h(CS)}$(1)	CS保持时间	从模式	$2t_{PCLK}$	-	ns
$t_{w(SCKH)}$(1) $t_{w(SCKL)}$(1)	SCK高和低的时间	主模式，预分频系数 = 4	$2t_{PCLK}$ - 3	$2t_{PCLK}$ + 3	ns
$t_{su(MI)}$(1)	数据输入建立时间	主模式	6	-	ns
$t_{su(SI)}$(1)		从模式	5	-	
$t_{h(MI)}$(1)	数据输入保持时间	主模式	4	-	ns
$t_{h(SI)}$(1)		从模式	5	-	
$t_{a(SO)}$(1)(4)	数据输出访问时间	从模式	t_{PCLK} - 2	$2t_{PCLK}$ + 2	ns
$t_{dis(SO)}$(1)(5)	数据输出禁止时间	从模式	t_{PCLK} - 2	$2t_{PCLK}$ + 2	ns
$t_{v(SO)}$(1)	数据输出有效时间	从模式（使能边沿之后）	-	25	ns
$t_{v(MO)}$(1)	数据输出有效时间	主模式（使能边沿之后）	-	10	ns
$t_{h(SO)}$(1)	数据输出保持时间	从模式（使能边沿之后）	9	-	ns
$t_{h(MO)}$(1)		主模式（使能边沿之后）	2	-	

(1) 由设计保证，不在生产中测试。
(2) 从模式最大时钟频率不得超过$f_{PCLK}/2$。
(3) 最大时钟频率与器件和PCB布局高度相关。想要获得更完整详细的解决方案，可以联系邻近的雅特力销售处寻求技术支持。
(4) 最小值表示驱动输出的最小时间，最大值表示正确获得数据的最大时间。
(5) 最小值表示关闭输出的最小时间，最大值表示把数据线置于高阻态的最大时间。

图 11. SPI 时序图 – 从模式和 CPHA = 0

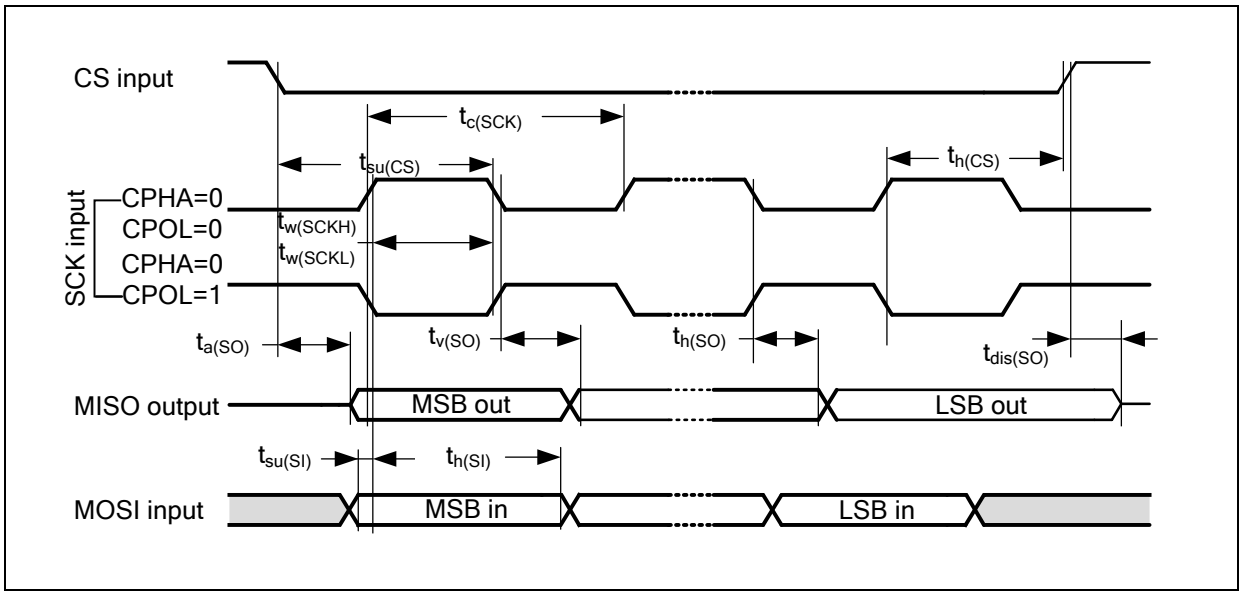


图 12. SPI 时序图 – 从模式和 CPHA = 1

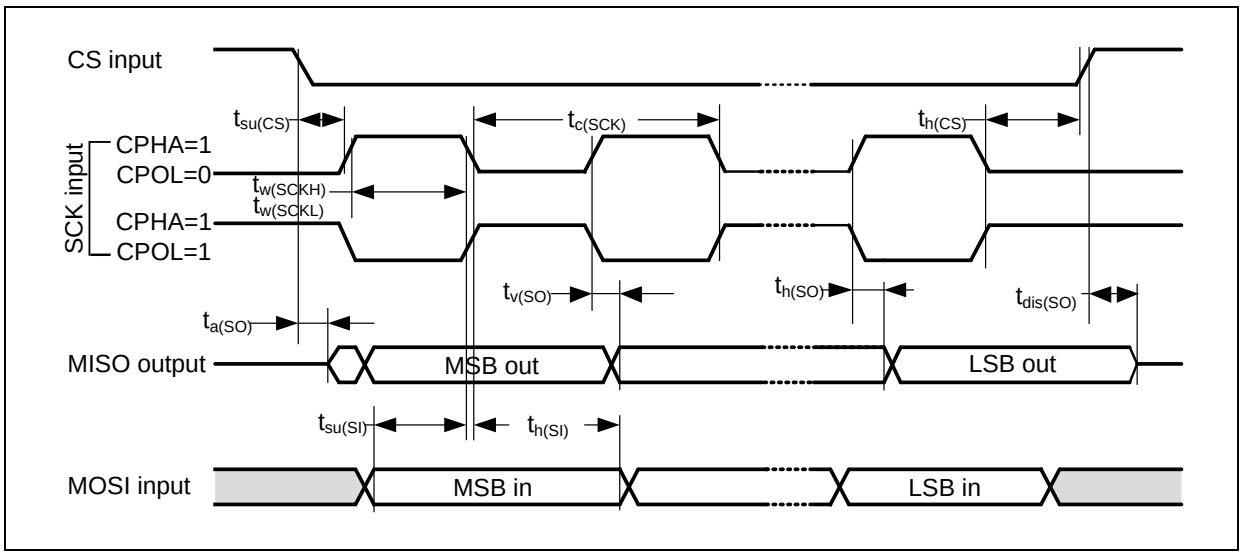
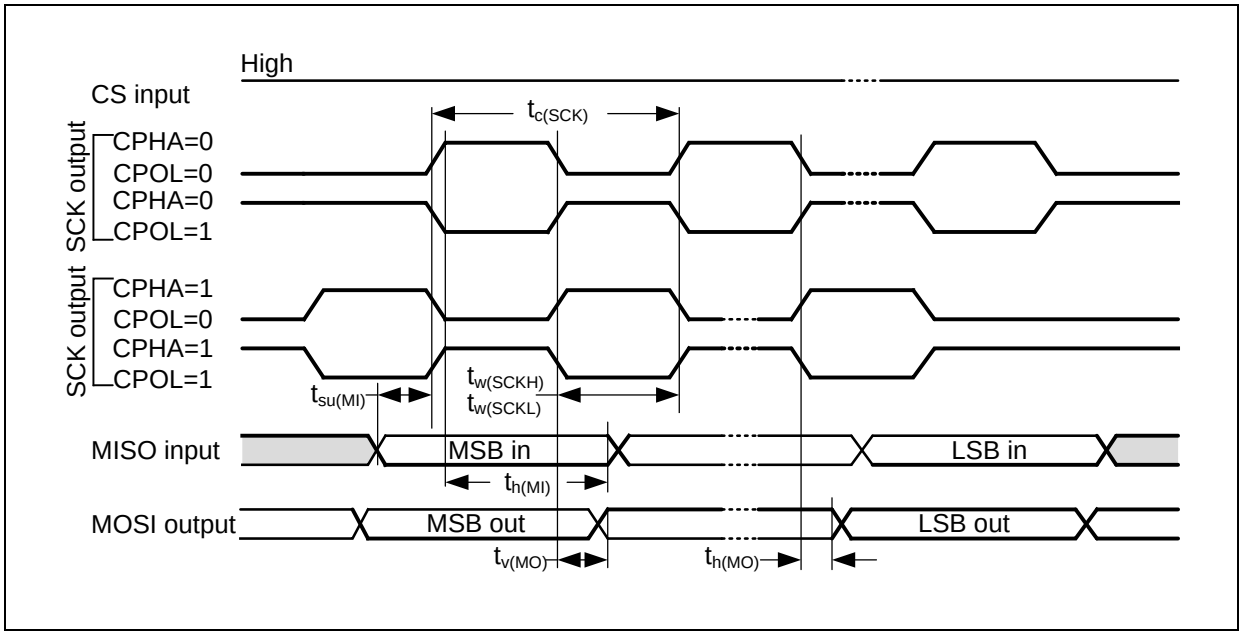


图 13. SPI 时序图 – 主模式



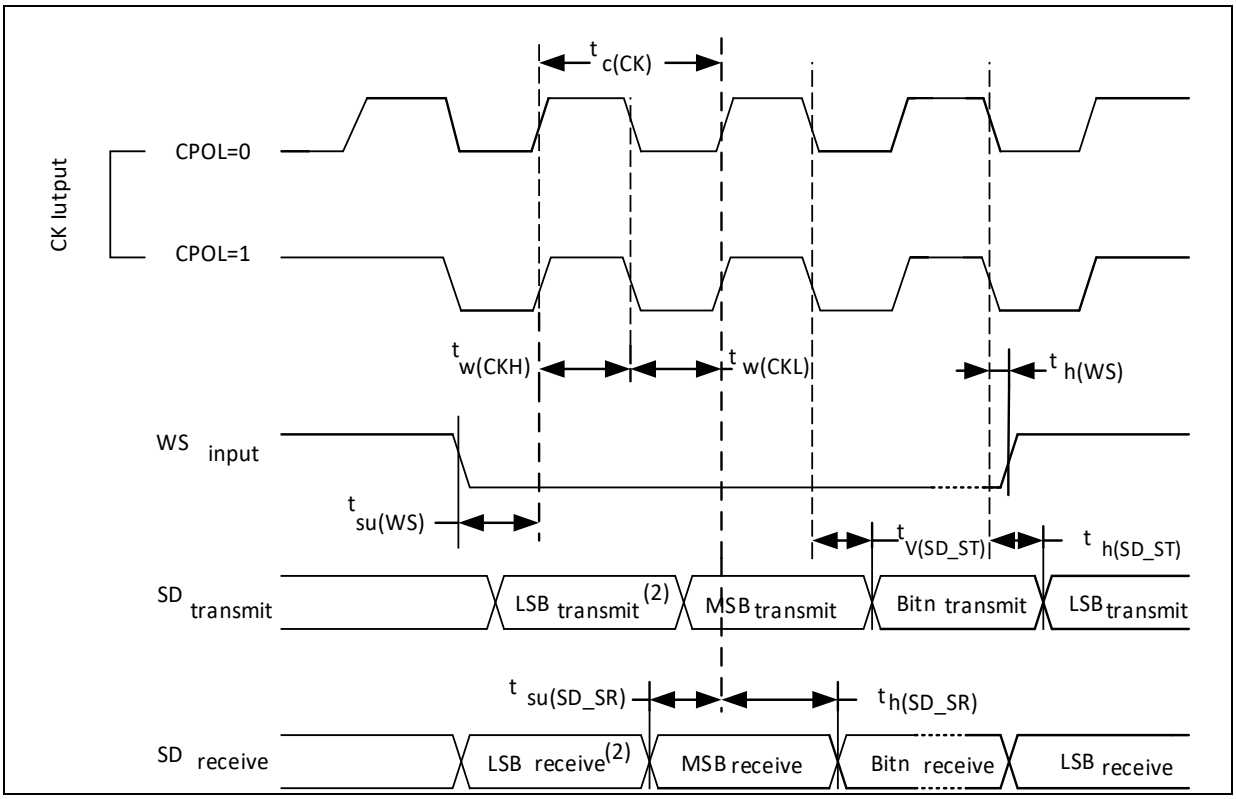
4.3.15 I²S 接口特性

表 38. I²S 特性

符号	参数	条件	最小值	最大值	单位
$t_{r(CK)}$ $t_{f(CK)}$	I²S时钟上升和下降时间	负载电容：C = 15 pF	-	12	ns
$t_{v(WS)}$(1)	WS有效时间	主模式	0	4	
$t_{h(WS)}$(1)	WS保持时间	主模式	0	4	
$t_{su(WS)}$(1)	WS建立时间	从模式	9	-	
$t_{h(WS)}$(1)	WS保持时间	从模式	0	-	
$t_{su(SD_MR)}$(1)	数据输入建立时间	主接收器	6	-	
$t_{su(SD_SR)}$(1)		从接收器	2	-	
$t_{h(SD_MR)}$(1)(2)	数据输入保持时间	主接收器	0.5	-	
$t_{h(SD_SR)}$(1)(2)		从接收器	0.5	-	
$t_{v(SD_ST)}$(1)(2)	数据输出有效时间	从发送器（使能边沿之后）	-	20	
$t_{h(SD_ST)}$(1)	数据输出保持时间	从发送器（使能边沿之后）	9	-	
$t_{v(SD_MT)}$(1)(2)	数据输出有效时间	主发送器（使能边沿之后）	-	15	
$t_{h(SD_MT)}$(1)	数据输出保持时间	主发送器（使能边沿之后）	0	-	

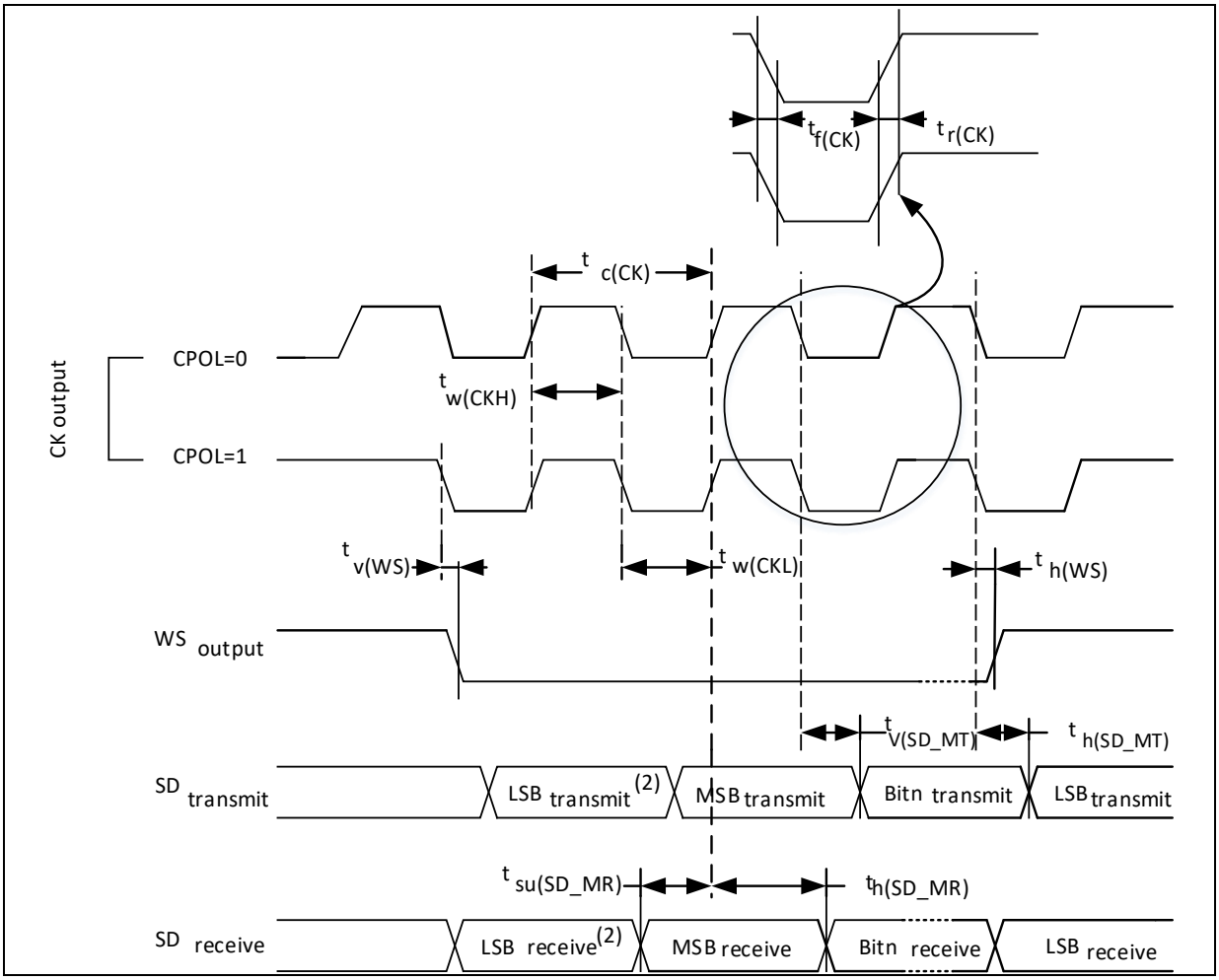
(1) 由设计保证，不在生产中测试。
(2) 依赖于f_{PCLK}。例如，如果f_{PCLK} = 8 MHz，则t_{PCLK} = 1/f_{PCLK} = 125 ns。

图 14. I²S 从模式时序图（Philips 协议）



(1) 前一字节的最低位发送/接收。在第一个字节之前没有这个最低位的发送/接收。

图 15. I²S 主模式时序图（Philips 协议）



(1) 前一字节的最低位发送/接收。在第一个字节之前没有这个最低位的发送/接收。

4.3.16 I²C 接口特性

SDA和SCL GPIO要求的满足有以下限制：SDA和SCL不是"真"开漏的引脚，当配置为开漏输出时，在引出脚和V_{DD}之间的PMOS管被关闭，但仍然存在。。

I²C总线接口支持标准模式（最高100 kHz）和快速模式（最高400 kHz）。I²C总线频率可以最高增加到1 MHz。想要获得更完整详细的解决方案，可以联系邻近的雅特力销售处寻求技术支持。

4.3.17 12 位 ADC 特性

除非特别说明，下表的参数是使用符合*表11*的条件的环境温度，f_{PCLK2}频率和V_{DDA}供电电压测量得到。

注：　建议在每次上电时执行一次校准。

表 39. ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.4	-	3.6	V
I_{DDA}	在V_{DDA}输入脚上的电流	-	-	480(1)	560	μA
f_{ADC}	ADC时钟频率	-	0.6	-	28	MHz
f_S(2)	采样速率	-	0.05	-	2	MHz
f_{TRIG}(2)	外部触发频率	f_{ADC} = 28 MHz	-	-	1.65	MHz
		-	-	-	17	1/f_{ADC}
V_{AIN}	转换电压范围(3)	-	0（V_{REF-}内部连接到地）	-	V_{REF+}	V
R_{AIN}(2)	外部输入阻抗	-	参见*表40*和*表41*			Ω
C_{ADC}(2)	内部采样和保持电容	-	-	8.5	13	pF
t_{CAL}(2)	校准时间	f_{ADC} = 28 MHz	6.61			μs
		-	185			1/f_{ADC}
t_{latr}(2)	触发转换时延	f_{ADC} = 28 MHz	-	-	71.4	ns
		-	-	-	2(4)	1/f_{ADC}
t_S(2)	采样时间	f_{ADC} = 28 MHz	0.053	-	8.55	μs
		-	1.5	-	239.5	1/f_{ADC}
t_{STAB}(2)	上电时间	-	42			1/f_{ADC}
t_{CONV}(2)	总转换时间（包括采样时间）	f_{ADC} = 28 MHz	0.5	-	9	μs
		-	14~252（采样t_S + 逐步逼近12.5）			1/f_{ADC}

(1) 由综合评估得出，不在生产中测试。
(2) 由设计保证，不在生产中测试。
(3) V_{REF+}在内部连接到V_{DDA}，V_{REF-}在内部连接到V_{SSA}。
(4) 对于外部触发，必须在*表39*列出的时延中加上一个延迟1/f_{PCLK2}。

*表40*和*表41*决定最大的外部阻抗，使得误差可以小于1 LSB。

表 40. f_{ADC} = 14 MHz 时的最大 R_{AIN}(1)

T_S（周期）	t_S（μs）	最大R_{AIN}（kΩ）
1.5	0.11	0.35
7.5	0.54	3.9
13.5	0.96	7.4
28.5	2.04	16.3
41.5	2.96	24.0
55.5	3.96	32.3
71.5	5.11	41.8
239.5	17.11	50.0

(1) 由设计保证。

表 41. f_{ADC} = 28 MHz 时的最大 R_{AIN}(1)

T_S（周期）	t_S（μs）	最大R_{AIN}（kΩ）
1.5	0.05	0.1
7.5	0.27	1.6
13.5	0.48	3.4
28.5	1.02	7.9
41.5	1.48	11.7
55.5	1.98	15.9
71.5	2.55	20.6
239.5	8.55	50.0

(1) 由设计保证。

表 42. ADC 精度(1)(2)

符号	参数	测试条件	典型值(2)	最大值(2)	单位
ET	综合误差	f_{PCLK2} = 56 MHz， f_{ADC} = 28 MHz，R_{AIN} < 10 kΩ， V_{DDA} = 3.0~3.6 V，T_A = 25 °C	+2	+3.5	LSB
EO	偏移误差		+1	+2.5	
EG	增益误差		+1.5	+3	
ED	微分线性误差		±0.7	±1	
EL	积分线性误差		±0.8	±1.5	
ET	综合误差	f_{PCLK2} = 56 MHz， f_{ADC} = 28 MHz，R_{AIN} < 10 kΩ， V_{DDA} = 2.4~3.6 V，T_A = -40 ~ 105 °C	±2	+4	LSB
EO	偏移误差		+1	+3	
EG	增益误差		+1.5	+3.5	
ED	微分线性误差		±0.6	+1.5/-1	
EL	积分线性误差		±1	±2.5	

(1) ADC的直流精度数值是在经过内部校准后测量的。
(2) 由综合评估得出，不在生产中测试。

图 16. ADC 精度特性

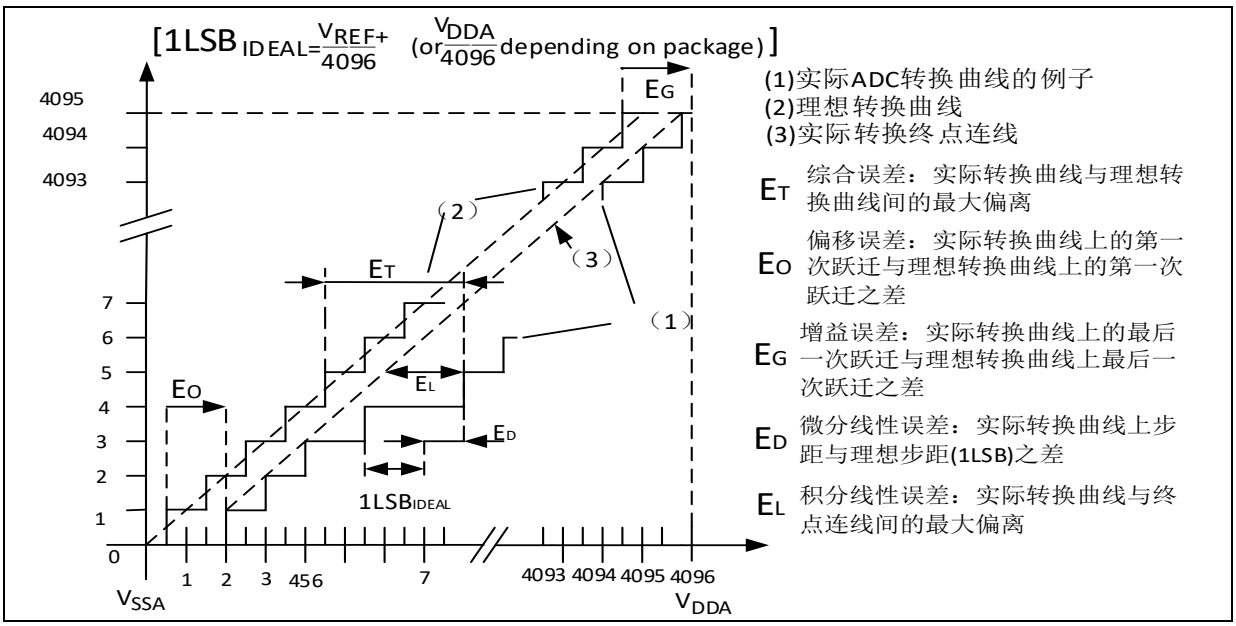
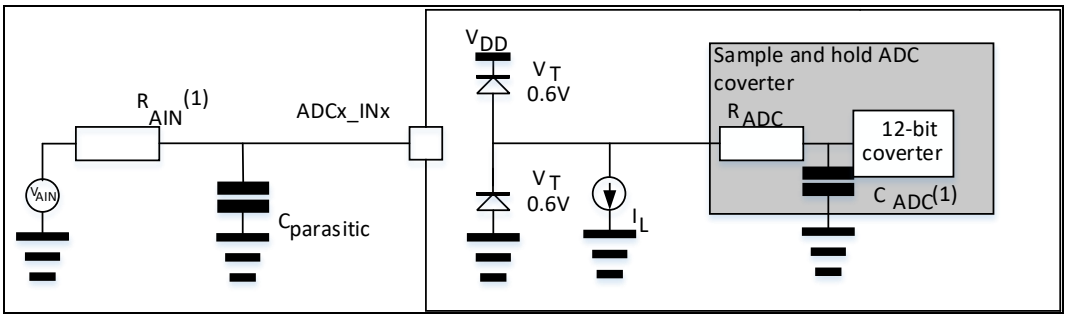


图 17. 使用 ADC 典型的连接图



(1) 有关R_{AIN}和C_{ADC}的数值，参见*表39*。
(2) $C_{parasitic}$表示PCB（与焊接和PCB布局质量相关）与焊盘上的寄生电容（大约7 pF）。较大的$C_{parasitic}$数值将降低转换的精度，解决的办法是减小f_{ADC}。

PCB设计建议

应如*图3*中所示执行电源去耦。100 nF的电容器应为陶瓷型（高质量），应与芯片尽可能靠近放置。

4.3.18 内置参照电压（V_{INTRV}）特性

表 43. 内置参照电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{INTRV}(1)	内置参照电压	-	1.16	1.20	1.24	V
T_{Coeff}(1)	温度系数	-	-	50	100	ppm/°C
T_{S_VINTRV}(2)	当读出内部参照电压时，ADC的采样时间	-	5.1	-	-	μs

(1) 由综合评估得出，不在生产中测试。
(2) 由设计保证，不在生产中测试。

4.3.19 温度传感器（V_{TS}）特性

表 44. 温度传感器特性

符号	参数	条件	最小值	典型值	最大值	单位
T_L(1)	V_{TS}相对于温度的线性度	T_A = -20 ~ 85 °C	-	±1	±1.5	ºC
		T_A = -40 ~ 105 °C	-	-	±2	
Avg_Slope(1)(2)	平均斜率		-4.17	-4.30	-4.44	mV/ºC
V_{25}(1)(2)	在25 ºC时的电压		1.22	1.28	1.34	V
t_{START}(3)	建立时间		-	-	100	μs
T_{S_temp}(3)	当读取温度时，ADC采样时间		5.1	-	-	μs

(1) 由综合评估得出，不在生产中测试。
(2) 温度传感器输出电压随温度线性变化，由于生产过程的变化，温度变化曲线的偏移在不同芯片上会有不同（最多相差50°C）。内部温度传感器更适合于检测温度的变化，而不是测量绝对的温度。如果需要测量精确的温度，应该使用一个外置的温度传感器。
(3) 由设计保证，不在生产中测试。

利用下列公式得出温度：

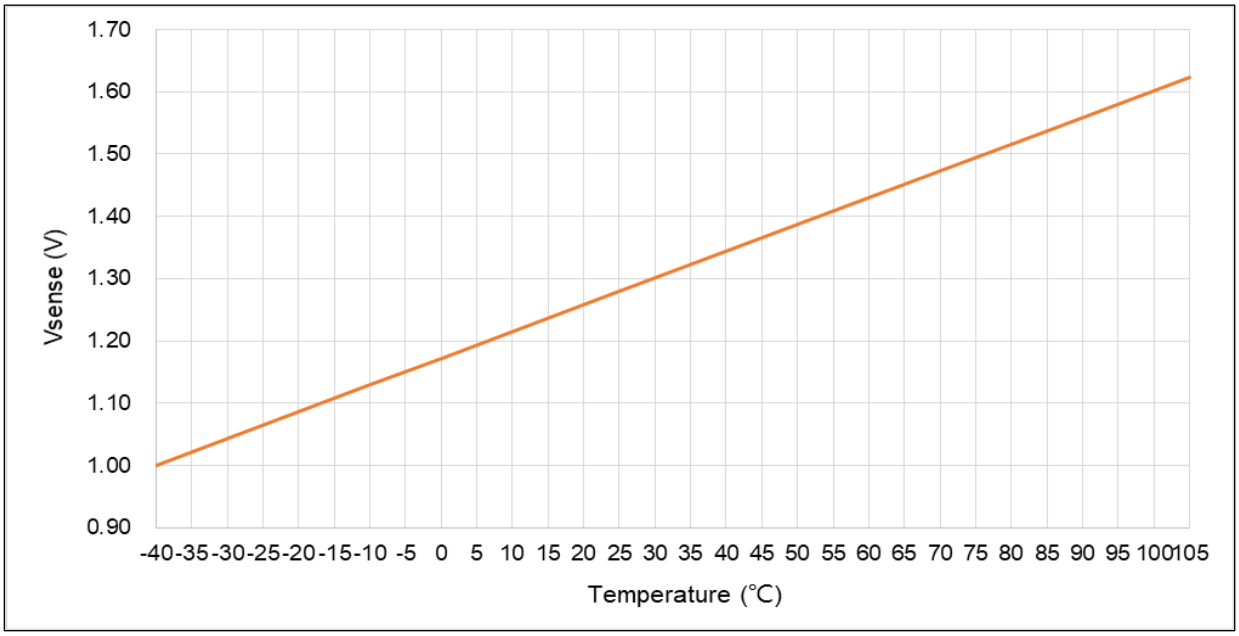
温度(°C) = {(V_{25} – V_{TS}) / Avg_Slope} + 25

这里：

V_{25} = V_{TS}在25 °C时的数值

Avg_Slope ＝ 温度与V_{TS}曲线的平均斜率（单位为mV/°C）

图 18. V_{TS} 对温度理想曲线图



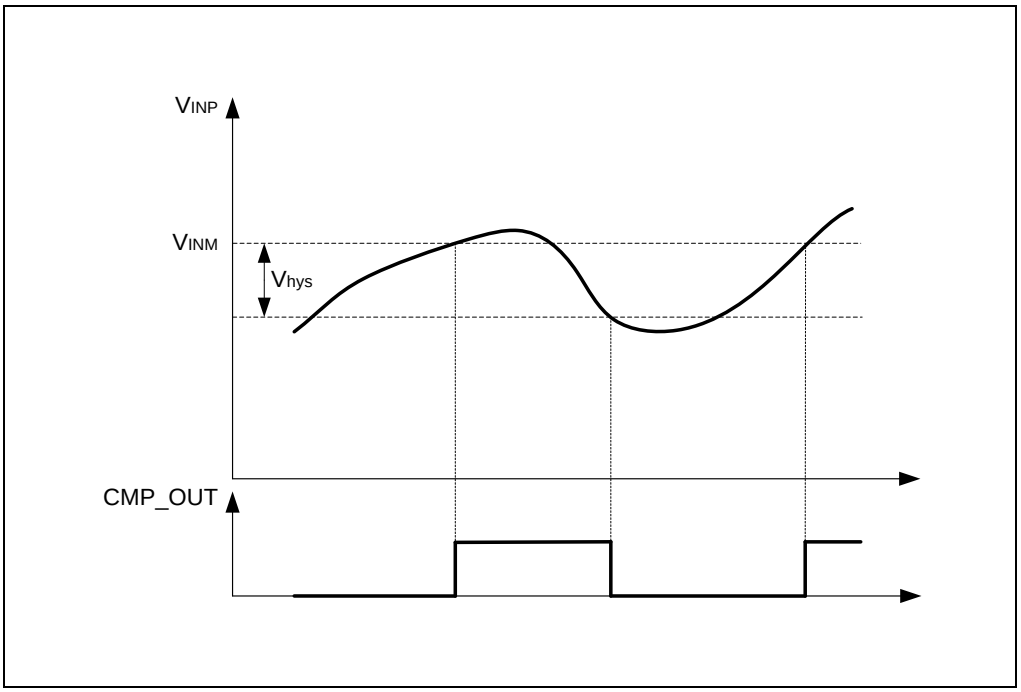
4.3.20 比较器（CMP）特性

表 45. 比较器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.4	-	3.6	V
V_{IN}	输入电压范围	-	0	-	V_{DDA}	V
t_{START}	启动时间	高速模式	-	1.0	3.5	μs
		中速模式	-	2.8	5	
		低功耗模式	-	8	13	
		超低功耗模式	-	12	18	
t_D	200 mV步进，100 mV超载的传播延迟	高速模式	-	40	100	ns
		中速模式	-	240	320	
		低功耗模式	-	500	820	
		超低功耗模式	-	800	1800	
V_{offset}	偏移误差电压	-	-	±4	±15	mV
V_{hys}	迟滞电压	无迟滞	-	0	1	mV
		低迟滞	5	8	17	
		中迟滞	10	18	37	
		高迟滞	18	38	70	
I_{DDA}	在V_{DDA}输入脚上的电流	高速模式	-	40	61	μA
		中速模式	-	9.7	13.9	
		低功耗模式	-	3.2	4.7	
		超低功耗模式	-	1.9	2.8	

(1) 由综合评估得出，不在生产中测试。

图 19. 比较器迟滞图



4.3.21 运算放大器（OP）特性

表 46. 运算放大器特性(1)

符号	参数	条件	最小值(1)	典型值	最大值(1)	单位
V_{DD}	供电电压	-	2.4	-	3.6	V
I_{DD}	在V_{DD}输入脚上的电流	无负载，静止模式	-	940	1600	μA
V_{offset}	偏移误差电压	T_A = 25 °C	-	0.8	3.5	mV
		T_A = -40 ~ 105 °C	-	-	4.5	
V_{IN}	输入电压范围	-	0	-	VDD	V
V_{COMM}	共模输入范围	-	0.1	-	V_{DD} – 0.1	mV
V_{OUT}	输出电压范围	-	0.1	-	V_{DD} – 0.1	V
I_{OUT}	输出电流	-	38	53	-	mA
A_O	开路增益	-	82	97	-	dB
GBW	带宽	R_L = 10 kΩ, C_L = 100 pF	-	6	-	MHz
SR	摆率	Gain = +1，2 V步进，RL = 10 kΩ	-	4.2	-	V/μs
CMRR	共模抑制比	-	67	90	-	dB
PSRR	电源抑制比	-	70	91	-	dB

(1) 由设计保证，不在生产中测试。

5 封装数据

5.1 LQFP48 – 7 x 7 mm 封装

图 20. LQFP48 – 7 x 7 mm 48 引脚薄型正方扁平封装图

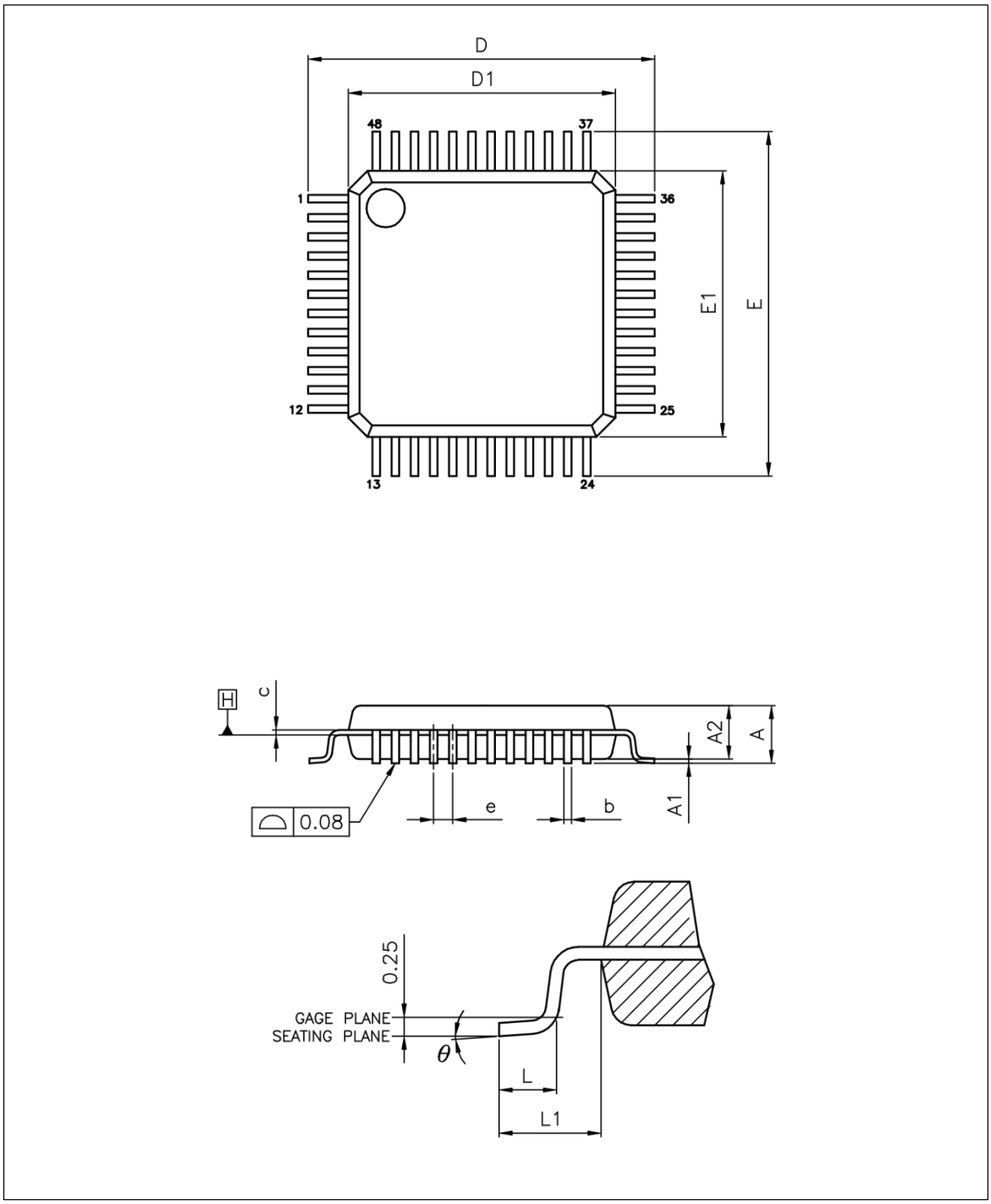
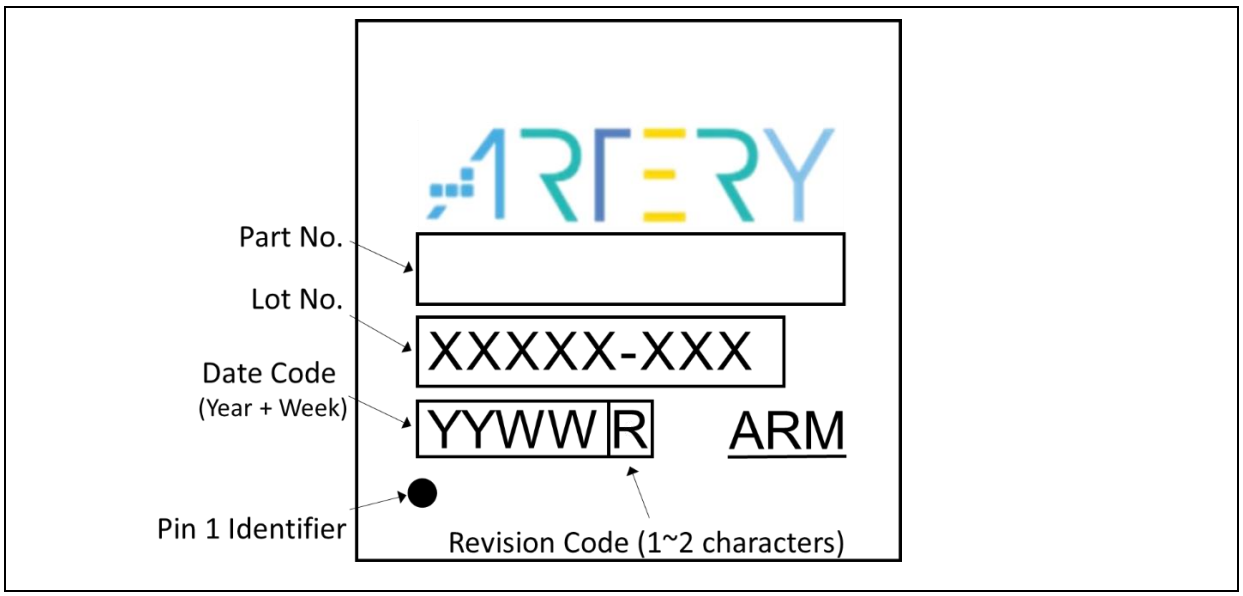


表 47. LQFP48 – 7 x 7 mm 48 引脚薄型正方扁平封装机械数据

标号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	-	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50 BSC.		
Θ	0°	3.5°	7°
L	0.45	0.60	0.75
L1	1.00 REF.		

5.2 封装丝印

图 21. 丝印示意图



(1) 未按比例绘制。

5.3 热特性

根据电路板为FR-4材质，板厚1.6 mm，两层板仿真计算。由设计保证，不在生产中测试。

表 48. 封装的热特性

符号	参数	数值	单位
Θ_{JA}	结到环境的热阻抗 – LQFP48 – 7 x 7 mm	87.0	°C/W

6 型号说明

表 49. AT32F4212 系列型号说明

例如： AT32 F 4 2 12 C 8 T 7

产品系列

AT32 = 基于ARM®的32位微控制器

产品类型

F = 通用类型

内核

4 = Cortex®-M4

产品子系列

2 = 超值型

产品应用别

12 = 基础系列带双OP功能

引脚数目

C = 48脚

闪存存储器容量

8 = 64 K字节的闪存存储器

封装

T = LQFP

温度范围

7 = -40 °C至+105 °C

关于更多的选项列表（速度、封装等）和其他相关信息，请与您本地的雅特力销售处联络。

7 文档版本历史

表 50. 文档版本历史

日期	版本	变更
2022.10.12	2.00	最初版本
2023.10.17	2.01	1. 新增*表32*注脚3 2. 修改*表37*和*表38* 3. 修改重要通知第四段

重要通知 – 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：（A）对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；（B）航空应用；（C）航天应用或航天环境；（D）武器，且/或（E）其他可能导致人身伤害、死亡及财产损害的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独力负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2023 雅特力科技 保留所有权利