

前言

该勘误表适用于雅特力科技的AT32F435/437系列芯片。该芯片系列集成了ARM™ 32位Cortex®-M4内核。

表2列出了所有的产品型号。表1列出了本文涉及产品的识别：

- 通过芯片封装上产品标识下的版本号

表 1. 芯片的识别

销售型号	标注在芯片上的版本代码
AT32F435/437	“A”
	“B”

1. 产品容量信息和器件唯一ID寄(UID基地址：0x1FFF F7E8)中的Bit[78:76] Mask_Version指明芯片的版本号，即通过地址0x1FFFF7F1的Bit[6:4]获知版本号，比如
A版：0b000
B版：0b001
2. 关于在不同芯片封装上识别版本号，请参 [2 产品上硅版本号标示](#)。

表 2. 芯片概览

涉及到的芯片	闪存存储器	芯片型号
AT32F435	4032 K字节	AT32F435ZMT7 , AT32F435VMT7 , AT32F435RMT7 , AT32F435CMT7 , AT32F435CMU7
	1024 K字节	AT32F435ZGT7 , AT32F435VGT7 , AT32F435RGT7 , AT32F435CGT7 , AT32F435CGU7
	448 K字节	AT32F435ZDT7 , AT32F435VDT7 AT32F435RDT7 , AT32F435CDT7 AT32F435CDU7
	256 K字节	AT32F435ZCT7 , AT32F435VCT7 , AT32F435RCT7 , AT32F435CCT7 , AT32F435CCU7
AT32F437	4032 K字节	AT32F437ZMT7 , AT32F437VMT7 , AT32F437RMT7
	1024 K字节	AT32F437ZGT7 , AT32F437VGT7 , AT32F437RGT7
	448 K字节	AT32F437ZDT7 , AT32F437VDT7 AT32F437RDT7

涉及到的芯片	闪存存储器	芯片型号
	256 K字节	AT32F437ZCT7 , AT32F437VCT7 , AT32F437RCT7

目录

1	AT32F435/437 芯片的使用限制	6
1.1	CAN	6
1.1.1	CAN 通讯数据域期间出现位填充错误会导致下一帧数据错位问题	6
1.1.2	32 位宽标识符掩码模式下无法有效过滤标准帧的 RTR 位	10
1.1.3	CAN 在有窄脉冲干扰 BS2 段的条件下有概率会发送非预期的报文	10
1.1.4	CAN 总线在人为或异常断开后执行邮箱的取消发送命令无效	11
1.2	DMAMUX	12
1.2.1	DMAMUX 同步功能时需额外设置 EVTGEN 位	12
1.3	EDMA	12
1.3.1	EDMA 链接列表传输模式下，多个数据流之间优先级抢占失效	12
1.4	I2S	12
1.4.1	SPI TI 模式及三分频同时使能会影响 I2S 通讯	12
1.4.2	I2S PCM 长帧只收模式下接收第一笔数据错位问题	12
1.4.3	I2S 从发模式非连续通讯状态下误置位 UDR 标志问题	13
1.4.4	I2S 24 位数据封装成 32 位帧格式接收异常问题	13
1.5	PWC	13
1.5.1	AHB 分频后 DEEPSLEEP 模式无法被唤醒	13
1.5.2	DEEPSLEEP 唤醒后的系统时钟无法正常切换	13
1.5.3	待机唤醒引脚使能时误置位 SWEF 标志问题	13
1.5.4	内部电压调节器 LDO 使用注意事项	14
1.5.5	DMA/EDMA 搬运数据期间进入 deepsleep 可能导致搬运数据出错	15
1.6	SDRAM	15
1.6.1	使用 SDRAM Burst 连续读功能读取数据出错	15
1.6.2	使用 SDRAM 低功耗模式使用限制	15
1.6.3	SDRAM 和其它 XMC 静态存储使用限制	16
1.7	SPI	16
1.7.1	SPI 从机 TI 模式下异常置位 CS 脉冲标志	16
1.7.2	SPI 从机硬件 CS 模式下 CS 下降沿不会做重同步	16
1.7.3	SPI 已置位的接收数据传输 DMA 请求无法通过读 DT 寄存器清除	16

1.8	QSPI.....	17
1.8.1	QSPI 在未初始化时, XIP 端口会访问异常	17
1.8.2	QSPI 的 XIP 端口写入模式, 模式 D 数量上限计数器异常.....	17
1.8.3	QSPI Cache 功能的使用限制	17
1.8.4	QSPI 时钟极性的选择限制	17
1.8.5	QSPI 在命令端口模式下, 使用 DMA 时, 在 P2M 模式的限制.....	18
1.8.6	QSPI 在命令端口模式下, 读取操作时, 会多发出 CLK.....	18
1.9	USART	18
1.9.1	USART 的 ROERR 标志会异常置位	18
1.10	TMR	18
1.10.1	TMR 产生的 DMA 请求的清除方式.....	18
1.10.2	TMR 在编码器模式下的溢出事件	19
1.10.3	未使能定时器时 (TMREN = 0), 刹车输入无效	19
1.11	ERTC	19
1.11.1	ERTC 寄存器写入过程会占住 APB 总线约为 4 个 ERTC clock 时间.....	19
2	产品上硅版本号标示	20
3	版本历史	21

表目录

表 1. 芯片的识别	1
表 2. 芯片概览.....	1
表 3. 芯片局限性列表	6
表 4. 文档版本历史.....	21

1 AT32F435/437 芯片的使用限制

下表是所有已经发现的局限性概览：

表 3. 芯片局限性列表

章节	内容	A版	B版
1.1 CAN	1.1.1 CAN通讯数据域期间出现位填充错误会导致下一帧数据错位问题	Fail	Fixed
	1.1.2 32位宽标识符掩码模式下无法有效过滤标准帧的RTR位	Fail	Fixed
	1.1.3 CAN在有窄脉冲干扰BS2段的条件下有概率会发送非预期的报文	Fail	Fixed
	1.1.4 CAN总线在人为或异常断开后执行邮箱的取消发送命令无效	Fail	Fail
1.2 DMAMUX	1.2.1 DMAMUX同步功能时需额外设置EVTGEN位	Fail	Fail
1.3 EDMA	1.3.1 EDMA链接列表传输模式下，多个数据流之间优先级抢占失效	Fail	Fail
1.4 I2S	1.4.1 SPI TI模式及三分频同时使能会影响I2S通讯	Fail	Fail
	1.4.2 I2S PCM长帧只收模式下接收第一笔数据错位问题	Fail	Fail
	1.4.3 I2S从发模式非连续通讯状态下误置位UDR标志问题	Fail	Fail
	1.4.4 I2S 24位数据封装成32位帧格式接收异常问题	Fail	Fail
1.5 PWC	1.5.1 AHB分频后DEEPSLEEP模式无法被唤醒	Fail	Fail
	1.5.2 DEEPSLEEP唤醒后的系统时钟无法正常切换	Fail	Fixed
	1.5.3 待机唤醒引脚使能时误置位SWEF标志问题	Fail	Fail
	1.5.4 内部电压调节器LDO使用注意事项	Fail	Fail
	1.5.5 DMA/EDMA搬运数据期间进入deepsleep可能导致搬运数据出错	Fail	Fail
1.6 SDRAM	1.6.1 使用SDRAM Burst连续读功能读取数据出错	Fail	Fixed
	1.6.2 使用SDRAM低功耗模式使用限制	Fail	Fail
	1.6.3 SDRAM和其它XMC静态存储使用限制	Fail	Fixed ⁽¹⁾
1.7 SPI	1.7.1 SPI从机TI模式下异常置位CS脉冲标志	Fail	Fail
	1.7.2 SPI从机硬件CS模式下CS下降沿不会做重同步	Fail	Fail
	1.7.3 SPI已置位的接收数据传输DMA请求无法通过读DT寄存器清除	Fail	Fail
1.8 QSPI	1.8.1 QSPI在未初始化时，XIP模式会访问异常	Fail	Fixed
	1.8.2 QSPI的XIP端口写入模式，模式D数量上限计数器异常	Fail	Fixed
	1.8.3 QSPI Cache功能的使用限制	Fail	Fixed
	1.8.4 QSPI 时钟极性的选择限制	Fail	Fixed
	1.8.5 QSPI在命令端口模式下，使用DMA时，在P2M模式的限制	Fail	Fail
	1.8.6 QSPI在命令端口模式下，读取操作时，会多发出dummy clock	Fail	Fail
1.9 USART	1.9.1 USART的ROERR标志会异常置位	Fail	Fixed
1.10 TMR	1.10.1 TMR产生的DMA请求的清除方式	Fail	Fixed
	1.10.2 TMR在编码器模式下的溢出事件	Fail	Fail
	1.10.3 未使能定时器时（TMREN = 0），刹车输入无效	Fail	Fail
1.11 ERTC	1.11.1 ERTC寄存器写入过程会占住APB总线约为4个ERTC clock时间	Fail	Fail

(1) 对于硅版本 B，SDRAM 和 XMC PSRAM, NOR FLASH, SRAM 等可以同时使用（注意同时使用时要先初始化 SDRAM，并且不能让 SDRAM 进入低功耗模式），其它 XMC 静态存储不能同时使用（如 NAND, PC 卡等）。

1.1 CAN

1.1.1 CAN 通讯数据域期间出现位填充错误会导致下一帧数据错位问题

- 问题描述：

如果CAN因为外部干扰导致通讯的数据域期间出现位填充错误，此时会按照期望停止接收当前帧数据并回馈错误到总线上，但是下一帧通讯报文会出现数据错序，且随后的报文又自动恢复正常的现象。

- 解决方法：

方法1：开启CAN的错误类型记录中断号对应的错误中断（中断优先级需设定为最高），在CAN错误类型记录中断的中断函数内检测到出现位填充错误时，复位CAN（可只复位CAN寄存器，其相关的GPIO等、NVIC不需复位），并在CAN错误中断函数内完成CAN的重新初始化。

此方法适用于期望快速完成CAN的初始化，以保障CAN及时参与通讯，避免过多CAN数据丢失的场景。

以CAN1为例，其典型示例代码如下：

```
/* 开启 CAN 的上次错误中断号对应的错误中断并设定中断最高优先级 */
nvic_irq_enable(CAN1_SE_IRQn, 0x00, 0x00);

can_interrupt_enable(CAN1, CAN_ETRIEN_INT, TRUE);

can_interrupt_enable(CAN1, CAN_EOIEN_INT, TRUE);
/* 中断服务函数 */
void CAN1_SE_IRQHandler(void)
{
    __IO uint32_t err_index = 0;
    if(can_flag_get(CAN1, CAN_ETR_FLAG) != RESET)
    {
        err_index = CAN1->ests & 0x70;
        can_flag_clear(CAN1, CAN_ETR_FLAG);
        if(err_index == 0x00000010)
        {
            can_reset(CAN1);
            /* 调用CAN初始化函数 */
        }
    }
}
```

注意事项

- a) CAN错误类型记录中断的优先级需设定为最高；
- b) 由于CAN初始化存在耗时，出现问题后CAN不能及时恢复参与通讯，因此存在丢数据的现象。

方法2：开启CAN的错误类型记录中断号对应的错误中断（中断优先级需设定为最高），在CAN错误类型记录中断的中断函数内检测到出现位填充错误时，复位CAN（可只复位CAN寄存器，其相关的GPIO等、NVIC不需复位），及记录复位事件，并通过在其他低优先级中断或main函数内重新进行CAN初始化。

此方法适用于可接受CAN不能及时参与通讯，需严格保障CAN的重新初始化不影响其他应用逻辑的实现场景。

以CAN1为例，其典型示例代码如下：

```
/* 开启 CAN 的上次错误中断号对应的错误中断并设定中断最高优先级 */
nvic_irq_enable(CAN1_SE_IRQn, 0x00, 0x00);

can_interrupt_enable(CAN1, CAN_ETRIEN_INT, TRUE);

can_interrupt_enable(CAN1, CAN_EOIEN_INT, TRUE);
/* 中断服务函数 */
__IO uint32_t can_reset_index = 0;
void CAN1_SE_IRQHandler(void)
{
    __IO uint32_t err_index = 0;
    if(can_flag_get(CAN1,CAN_ETR_FLAG) != RESET)
    {
        err_index = CAN1->ests & 0x70;
        can_flag_clear(CAN1, CAN_ETR_FLAG);
        if(err_index == 0x00000010)
        {
            can_reset(CAN1);
            can_reset_index = 1;
        }
    }
}
```

应用再在期望的地方（例如main函数内）查询can_reset_index是否置位，置位后调用CAN初始化函数。

注意事项

- a) CAN错误类型记录中断的优先级需设定为最高;
- b) 由于CAN初始化及其他应用中断存在耗时，出现问题后CAN不能及时恢复参与通讯，因此存在丢数据的现象。

方法3: 开启CAN的错误类型记录中断号对应的错误中断（中断优先级需设定为最高），在CAN错误类型记录中断的中断函数内检测到出现位填充错误时，强制发送一帧标识符优先级最高的无效报文。

此方法适用于不期望消耗时间去复位CAN，CAN总线上的所有报文标识符均为已知，且CAN各个节点有严格按照标识符过滤条件来接收报文的实现场景。

以CAN1为例，其典型示例代码如下：

```
/* 强制发送一帧标识符优先级最高的无效报文 */
static void can_transmit_data(void)
{
    uint8_t transmit_mailbox;
    can_tx_message_type tx_message_struct;
    tx_message_struct.standard_id = 0x0;
    tx_message_struct.extended_id = 0x0;
```



```
tx_message_struct.id_type = CAN_ID_STANDARD;
tx_message_struct.frame_type = CAN_TFT_DATA;
tx_message_struct.dlc = 8;
tx_message_struct.data[0] = 0x00;
tx_message_struct.data[1] = 0x00;
tx_message_struct.data[2] = 0x00;
tx_message_struct.data[3] = 0x00;
tx_message_struct.data[4] = 0x00;
tx_message_struct.data[5] = 0x00;
tx_message_struct.data[6] = 0x00;
tx_message_struct.data[7] = 0x00;
can_message_transmit(CAN1, &tx_message_struct);
}
/* 开启 CAN 的上次错误中断号对应的错误中断并设定中断最高优先级 */
nvic_irq_enable(CAN1_SE_IRQn, 0x00, 0x00);
can_interrupt_enable(CAN1, CAN_ETRIEN_INT, TRUE);
can_interrupt_enable(CAN1, CAN_EOIEN_INT, TRUE);
/* 中断服务函数 */
void CAN1_SE_IRQHandler(void)
{
    __IO uint32_t err_index = 0;
    if(can_flag_get(CAN1, CAN_ETR_FLAG) != RESET)
    {
        err_index = CAN1->ests & 0x70;
        can_flag_clear(CAN1, CAN_ETR_FLAG);
        if(err_index == 0x00000010)
        {
            can_transmit_data;
        }
    }
}
```

注意事项

- a) CAN错误类型记录中断的优先级需设定为最高;
 - b) 此方法仅适用于发送FIFO优先级由报文标识符决定的场景;
 - c) 此方法无效报文的标识符可修改, 但一定要确保其标识符的优先级是CAN总线上最高的, 且不会被其他节点当做正常报文接收。
- 改版记录:
已于硅版本B修正。

1.1.2 32 位宽标识符掩码模式下无法有效过滤标准帧的 RTR 位

- 问题描述:

当CAN的过滤器模式设置为32位宽标识符掩码模式时，在标准帧的过滤过程中，RTR位（即远程帧标识符）无法被有效过滤。

即同时满足如下使用条件时，需要采用解决方法描述进行处理：

1. 过滤器模式选用32位宽标识符掩码模式
2. 进行标准帧过滤且不期望接收符合过滤条件的远程帧

- 解决方法:

方法1：使用软件补充RTR位的过滤。即32位宽标识符掩码模式下过滤标准帧时，使用软件判断RTR位（远程帧标识符）的状态，来决定该帧报文是否被应用需要。参考示例：

```
void CAN1_RX0_IRQHandler(void)
{
    can_rx_message_type rx_message_struct;
    if(can_flag_get(CAN1,CAN_RF0MN_FLAG) != RESET)
    {
        can_message_receive(CAN1, CAN_RX_FIFO0, &rx_message_struct);
        /* only store the data frame,discard the remote frame */
        if((rx_message_struct.id_type == CAN_ID_STANDARD) && (rx_message_struct.frame_type ==
CAN_TFT_DATA))
        {
            /* user store the receive data */
        }
    }
}
```

方法2：更换使用其他过滤模式。结合实际应用需求，使用其他过滤模式来替代，比如32位宽标识符列表模式、16位宽标识符掩码模式或16位宽标识符列表模式。

- 改版记录:

已于硅版本B修正。

1.1.3 CAN 在有窄脉冲干扰 BS2 段的条件下有概率会发送非预期的报文

- 问题描述:

当CAN总线上有大量的窄脉冲干扰（脉冲宽度小于1tq），CAN节点发送时有一定概率发出非预期报文的情况，例如将数据帧发送成远程帧，将标准帧发送成扩展帧，或数据段出现错误。

- 解决方法:

设置同步跳跃宽度RSAW =BTS2段宽度，以避免出现发出非预期错误的现象。

需要注意的是，在设置RSAW =BTS2后，在CAN总线有大量干扰的情况下，CAN总线的通信效率会比较低。

```
static void can_configuration(void)
{
    ...

    /* can baudrate, set baudrate = pclk/(baudrate_div *(3 + bts1_size + bts2_size)) */
    can_baudrate_struct.baudrate_div = 12;
    can_baudrate_struct.rsaw_size = CAN_RSAW_3TQ;
    can_baudrate_struct.bts1_size = CAN_BTS1_8TQ;
    can_baudrate_struct.bts2_size = CAN_BTS2_3TQ;

    ...
}
```

- 改版记录：
已于硅版本B修正。

1.1.4 CAN 总线在人为或异常断开后执行邮箱的取消发送命令无效

- 问题描述：
CAN作为报文发送节点，若同时满足如下条件，则在CAN错误被动中断内执行邮箱的取消发送命令将会无效，使得断开CAN总线时刻邮箱内的待发报文的发送并未被实际取消，其会在等待后续CAN总线恢复后重新发送出来。
 1. 人为或异常断开CAN总线（CANH/L）
 2. 自动重传功能有开启
- 解决方法：
使能CAN的错误被动中断，在其中断函数内关闭自动重传，并在报文发送函数内重新开启自动重传。代码实现如下

- 1) 在CAN的初始化时使能错误被动中断

```
nvic_irq_enable(CAN1_SE_IRQn, 0x00, 0x00);
can_interrupt_enable(CAN1, CAN_EPIEN_INT, TRUE);
can_interrupt_enable(CAN1, CAN_EOIEEN_INT, TRUE);
```

- 2) 在CAN的错误被动中断内关闭自动重传功能

```
void CAN1_SE_IRQHandler(void)
{
    if(can_flag_get(CAN1, CAN_EPF_FLAG) != RESET)
    {
        CAN1->mctrl |= (uint32_t)(1<<4);
        can_flag_clear(CAN1, CAN_EPF_FLAG);
    }
}
```

- 3) 在CAN的报文发送函数内重新开启自动重传功能

```
CAN1->mctrl &= (uint32_t)~(1<<4);
```

- 改版记录：
无。

1.2 DMAMUX

1.2.1 DMAMUX 同步功能时需额外设置 EVTGEN 位

- 问题描述：
在使用DMAMUX同步功能时，除需要使能SYNCEN位以外，还需额外设置EVTGEN位为1，否则同步信号不能正常生效。
- 解决方法：
软件配置同步功能时，置起EVTGEN位。
- 改版记录：
无。

1.3 EDMA

1.3.1 EDMA 链接列表传输模式下，多个数据流之间优先级抢占失效

- 问题描述：
当超过两个数据流配置为链接列表传输模式时，数据流之间的抢占优先级失效。
- 解决方法：
无。
- 改版记录：
无。

1.4 I2S

1.4.1 SPI TI 模式及三分频同时使能会影响 I2S 通讯

- 问题描述：
I2S应用中，即SPI的TI模式，又使能三分频功能，此时I2S通讯将会出现异常。
- 解决方法：
此为异常使用，SPI的TI模式或三分频功能本不适用于I2S，在I2S应用中禁止使能SPI的TI模式或三分频功能。
- 改版记录：
无。

1.4.2 I2S PCM 长帧只收模式下接收第一笔数据错位问题

- 问题描述：
当I2S同时满足如下所有条件时，会出现接收到的第一笔数据错位且后续数据自动恢复的现象。
条件1 配置PCM长帧标准只收模式
条件2 配置I2SCPOL = 0
条件3 在使能I2S前SCK线上异常保持为高电平
- 解决方法：
根据 I2SCLKPOL 配置，对 SCK 脚进行对应的内部或者外部上下拉处理。

- 改版记录：
无。

1.4.3 I2S 从发模式非连续通讯状态下误置位 UDR 标志问题

- 问题描述：
I2S从发模式，不连续通讯时，虽在通讯起始前有写入待发数据，但还是会异常置位UDR标志。
- 解决方法：
结合协议特点，I2S 从发模式建议使用 DMA 或中断等高效的数据传输方式，保障通讯连续。
- 改版记录：
无。

1.4.4 I2S 24 位数据封装成 32 位帧格式接收异常问题

- 问题描述：
I2S在24位数据封装成32位帧格式时，8个无效CLK对应的数据会被接收方当做正常数据接收。
- 解决方法：
解法一：收发双方采用相同的 24 位数据封装成 32 位帧格式的方式；
解法二：采用软件处理，在此帧格式条件下，丢弃 8 个无效 CLK 对应的数据。
- 改版记录：
无。

1.5 PWC

1.5.1 AHB 分频后 DEEPSLEEP 模式无法被唤醒

- 问题描述：
如果将AHB做分频配置后，任何唤醒源唤醒DEEPSLEEP模式都会存在无法唤醒的情况。
- 解决方法：
使用DEEPSLEEP模式时，不能对AHB进行分频。
即进DEEPSLEEP模式前，将AHB分频修改为不分频，唤醒后再按照期望设定AHB的分频。
- 改版记录：
无。

1.5.2 DEEPSLEEP 唤醒后的系统时钟无法正常切换

- 问题描述：
当唤醒源在进DEEPSLEEP的过渡状态到达时，唤醒后的系统时钟可能无法再重新选择为HEXT或PLL。
- 解决方法：
在DEEPSLEEP唤醒后，先延时等待约3个LICK时钟周期，随后再进行系统时钟的配置。
- 改版记录：
已于硅版本B修正。

1.5.3 待机唤醒引脚使能时误置位 SWEF 标志问题

- 问题描述：
当待机唤醒引脚使能前，该引脚被用作GPIO通用推挽输出并输出高或通用上拉输入时，此时在

待机唤醒引脚使能会立即误置位SWEF标志。

- 解决方法:

如果之前有使用待机唤醒引脚作为普通 IO，则在使能待机唤醒引脚前将其 IO 重新初始化为下拉输入或模拟输入。参考示例:

```
gpio_init_type gpio_init_struct;

/* enable the wakeup pin clock */
crm_periph_clock_enable(CRM_GPIOA_PERIPH_CLOCK, TRUE);

/* set default parameter */
gpio_default_para_init(&gpio_init_struct);

/* configure wakeup pin as input with pull-down */
gpio_init_struct.gpio_drive_strength = GPIO_DRIVE_STRENGTH_STRONGER;
gpio_init_struct.gpio_out_type = GPIO_OUTPUT_PUSH_PULL;
gpio_init_struct.gpio_mode = GPIO_MODE_INPUT;
gpio_init_struct.gpio_pins = GPIO_PINS_0;
gpio_init_struct.gpio_pull = GPIO_PULL_DOWN;
gpio_init(GPIOA, &gpio_init_struct);

/* enable wakeup pin1-pa0 */
pwc_wakeup_pin_enable(PWC_WAKEUP_PIN_1, TRUE);
```

- 改版记录:

无。

1.5.4 内部电压调节器 LDO 使用注意事项

- 问题描述:

应用可调整LDO的输出电压，以降低整体功耗。其使用需注意以下两点内容

- 1) 软件在配置LDO后需要间隔5个LICK时钟后才可关闭PWC时钟;
- 2) 重复两次配置LDO的间隔需要大于5个LICK时钟。

- 解决方法:

在调整LDO输出电压后执行如下内容

```
pwc_ldo_output_voltage_set(PWC_LDO_OUTPUT_1V0);
crm_sysclk_switch_status_get();///<对 SBUS 进行一次访问
for ( delay_index = 0; delay_index < 80; delay_index++) ///<8MHz 主频下的 5 个 LICK 时钟延时
{
    __ISB();
}
/* 关闭 PWC 时钟、进 sleep mode、进 deepsleep mode、重复第二次配置 LDO */
```

- 改版记录:

无。

1.5.5 DMA/EDMA 搬运数据期间进入 deepsleep 可能导致搬运数据出错

- 问题描述:

DMA/EDMA搬运数据期间执行进入deepsleep命令，可能导致deepsleep唤醒后DMA/EDMA搬运的数据有一个笔出现错误。

- 解决方法:

在进入deepsleep前先关闭DMA/EDMA，并在唤醒后再重新打开，如下示例

```
/* disable dma channel */
dma_channel_enable(DMAx_CHANNELy, FALSE);

/* enter deep sleep mode */
pwc_deep_sleep_mode_enter(PWC_DEEP_SLEEP_ENTER_WFI);

/* enable dma channel */
dma_channel_enable(DMAx_CHANNELy, TRUE);
```

- 改版记录:

无。

1.6 SDRAM

1.6.1 使用 SDRAM Burst 连续读功能读取数据出错

- 问题描述:

当使能SDRAM控制器的BSTR（Burst Read）功能时，在访问SDRAM数据时，有概率读取到错误的的数据。

- 解决方法:

使用SDRAM时，不能使用BSTR（Burst Read）功能。

- 改版记录:

已于硅版本B修正。

1.6.2 使用 SDRAM 低功耗模式使用限制

- 问题描述:

当配置SDRAM进入自刷新或者掉电模式时，在SDRAM进入低功耗模式的过程中存在对SDRAM设备的读写操作，这个读写操作可能不能被正常执行。

- 解决方法:

在进入SDRAM自刷新或者掉电模式时，确保当前没有对SDRAM进行读写操作。

对于自刷新模式/掉电模式，确保发送命令之后，SDRAM的状态成功切换到自刷新模式/掉电模式（通过SDRAM_STS寄存器存储器状态判断），然后再等待BUSY位为0，上面的步骤完成之后才能进行之后读写操作。

- 改版记录:

无。

1.6.3 SDRAM 和其它 XMC 静态存储使用限制

- 问题描述：
SDRAM和其它XMC静态存储器不能同时访问。
- 解决方法：
如果有需要同时使用的情况，建议使用PSRAM或者SRAM进行扩展。
- 改版记录：
对于硅版本B， SDRAM和XMC PSRAM， NOR FLASH， SRAM等可以同时使用（注意同时使用时要先初始化SDRAM，并且不能让SDRAM进入低功耗模式），其它XMC静态存储不能同时使用（如NAND,PC卡等）。

1.7 SPI

1.7.1 SPI 从机 TI 模式下异常置位 CS 脉冲标志

- 问题描述：
SPI从机TI模式下，在没有使能SPI时，如果CS和SCK pin受到干扰，那么会产生帧格式错误并响应错误中断。
- 解决方法：
TI模式与SPI的开关同步进行。即，使能SPI时再使能TI模式，失能SPI时同时失能TI模式。
- 改版记录：
无。

1.7.2 SPI 从机硬件 CS 模式下 CS 下降沿不会做重同步

- 问题描述：
SPI 从机硬件 CS 模式下（非 TI 模式），不会在每个 CS 下降沿进行数据传输的起始 CLK 同步。导致 SPI 抗干扰能力变弱。
- 解决方法：
解法一：严格约束从机CS线，在通讯完毕后及时拉高CS；
解法二：开启CRC校验，当检测到CRC校验错误时，复位SPI并重新进行握手通讯。
- 改版记录：
无。

1.7.3 SPI 已置位的接收数据传输 DMA 请求无法通过读 DT 寄存器清除

- 问题描述：
示例在使用 SPI 全双工实现分时收发应用中，SPI 发送期间置位的无效数据接收传输的 DMA 请求，将无法通过读 DT 寄存器进行清除。
- 解决方法：
在SPI接收对应的DMA通道处于关闭状态下，使用关闭SPI命令替代读DT寄存器命令，随后再在期望的通讯起始处开启SPI。
- 改版记录：
无。

1.8 QSPI

1.8.1 QSPI 在未初始化时，XIP 端口会访问异常

- 问题：
当QSPI未初始化为XIP端口时，通过memory读取、debug调试读取等手段去读取对应地址时，会导致程序卡死。
- 解决方法：
当QSPI未初始化为XIP端口时，不要去读取QSPI对应地址
- 改版记录：
已于硅版本B修正。

1.8.2 QSPI 的 XIP 端口写入模式，模式 D 数量上限计数器异常

- 问题描述
在QSPI使用中同时满足以下条件时，可能导致XIPW_DCNT失效，等同于XIPW_DCNT=1，从而导致QSPI写入操作效能下降，不如预期配置值。
 - 1 QSPI初始化为XIP端口
 - 2 写入模式的配置，选择模式D，
- 解决方法：
写入模式的配置尽量采用模式T操作，如果必须采用模式D，则需评估降低效能的影响。
- 改版记录：
已于硅版本B修正。

1.8.3 QSPI Cache 功能的使用限制

- 问题描述：
QSPI Cache功能是XIP端口的增强，该功能通过XIP_CMD_W3寄存器BYPASSC bit 控制开启与关闭（默认开启，BYPASSC bit 置1关闭）。
该功能使用有限制，如果不按限制条件使用可能导致异常：
- 解决方法：
仅支持同时满足如下所有条件的情形下使用：
 1. 仅用于XIP Read only（扩展外部FLASH）。
 2. 仅用于XIP的T模式（XIPR_SEL位置"1"）
- 改版记录：
已于硅版本B修正。

1.8.4 QSPI 时钟极性的选择限制

- 问题描述：
CLKDIV分频值为2/4/6/8时，支持通过SCKMODE配置SCK输出为mode0或mode3，当CLKDIV分频值为3/5/10/12时，此时SCKMODE配置无效，实际输出的SCK为mode0。
- 解决方法：
无。
- 改版记录：

已于硅版本B修正。

1.8.5 QSPI 在命令端口模式下，使用 DMA 时，在 P2M 模式的限制

- 问题描述：
当QSPI在命令端口模式下，使用DMA P2M模式传输数据时的设定限制。
- 解决方法：
当QSPI在命令端口模式下，使用DMA P2M模式传输数据时，MSIZE必须选择word，数据长度须为四的倍数。
- 改版记录：
无。

1.8.6 QSPI 在命令端口模式下，读取操作完成后，会多发出 dummy clock

- 问题描述：
当QSPI在命令端口模式下，读取操作完成后，会多发出dummy clock，通常对应用无影响。
- 解决方法：
无。
- 改版记录：
无。

1.9 USART

1.9.1 USART 的 ROERR 标志会异常置位

- 问题描述：
作为接收方时，在STOP位期间检测到RX线为低电平，并且由此侦测到起始位时，会异常置起ROERR标志。这会导致当发送方的波特率偏大，且发送连续数据时，误置起ROERR标志。
- 解决方法：
不使用ROERR标志判断接收数据是否溢出，且USART在DMA接收数据时不使能错误中断ERRIEN。
- 改版记录：
已于硅版本B修正。

1.10 TMR

1.10.1 TMR 产生的 DMA 请求的清除方式

- 问题描述：
TMR无法通过Reset/Set DMA/中断使能寄存器（TMRx_IDEN）中相应的DMA请求使能位的方式来清除。
- 解决方法：
在开启DMA通道传送前，需复位TMR（即复位TMR的CRM时钟），再初始化配置TMR，确保能清除之前已挂起的DMA请求。
- 改版记录：
已于硅版本B修正。

1.10.2 TMR 在编码器模式下的溢出事件

- 问题描述：

在编码器模式计数时，如Counter是在0和PR之间来回计数，此上溢或下溢时TMR的OVFIF事件不会置位。
- 解决方法：

方法 1：需占用当前使用编码器 TMR 的 C3IF、C4IF 通道为输出模式，设 C3DT = AR、C4DT = 0，并使能 C3IF、C4IF 中断。

在中断中判断“C3IF 事件 & 向下计数”，则此时发生了“下溢”；

在中断中判断“C4IF 事件 & 向上计数”，则此时发生了“上溢”；

注此解法有限制：如编码器计数的输入信号频率太快，需反复进中断并由软件处理，可能会来不及处理。可应用于编码器的外部输入信号频率不太快的情况。

方法 2：换用有增强模式的定时器(Counter 能由 16bit 扩展为 32bit 的位宽来计数)，以增加编码器检测正反转的计数范围，将 Counter 的初值设为 PR/2，不让定时器产生溢出。

注此解法有限制：编码器计数的正反转，只能在一定范围内去转动，如总往一个方向转也会产生溢出。可应用于编码器检测的正反转是在一定范围内去转动的情况。
- 改版记录：

无。

1.10.3 未使能定时器时 (TMREN = 0)，刹车输入无效

- 问题描述：

未使能定时器时 (TMREN = 0)，刹车输入无效，从而导致刹车输入无法触发刹车事件或中断。

例如：当使用单周期模式时，一个周期的计数完成后硬件会自动将 TMREN 清 0，此时刹车输入由于上述原因将被屏蔽，从而导致输出使能位 (OEN) 无法被清零、刹车标志无法置位。
- 解决方法：

无。
- 改版记录：

无。

1.11 ERTC

1.11.1 ERTC 寄存器写入过程会占住 APB 总线约为 4 个 ERTC clock 时间

- 问题描述：

写 ERTC 寄存器需要与电池供电域进行约为 4 个 ERTC CLK 时间同步，该操作过程 APB1 会占住，在这期间 APB1 总线上的 DMA 传输也会暂停，操作完成后会自动释放 APB1 总线，DMA 传输也会继续执行。
- 解决方法：

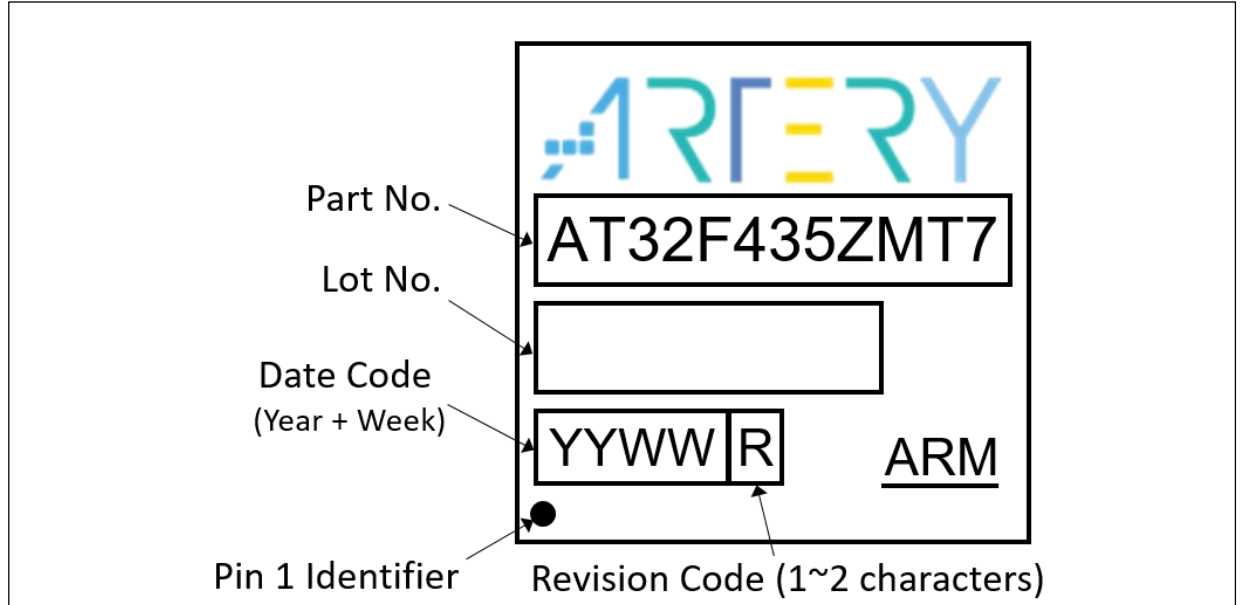
初始化 ERTC 后，在满足 ERTC 的使用下，降低写 ERTC 寄存器频率，以减小对系统应用的影响。
- 改版记录：

无。

2 产品上硅版本号标示

下图显示了 AT32F435/437 芯片上硅版本标示的位置，标出的部分是 R (Revision Code) 的第 1 码。例如，'B' 表示该芯片硬件版本为硅版本 B。

图 1. 丝印标记(封装俯视图)



3 版本历史

表 4. 文档版本历史

日期	版本	变更
2021.9.30	2.0.0	最初版本
2022.3.1	2.0.1	添加SDRAM低功耗模式使用限制 添加SDRAM和其它XMC静态存储器使用限制 添加QSPI的XIP端口写入模式，模式D数量上限计数器异常 增加CAN的“32位宽标识符掩码模式下无法有效过滤标准帧的RTR位”
2022.3.30	2.0.2	添加待机唤醒引脚使能时误置位SWEF标志问题 添加QSPI XIP模式操作外接SRAM数据异常
2022.04.15	2.0.3	增加CAN在有窄脉冲干扰BS2段的条件下有概率会发送非预期的报文 更新QSPI XIP模式数据异常的描述 增加“I2S PCM长帧只收模式下接收第一笔数据错位问题” 增加“I2S从发模式非连续通讯状态下误置位UDR标志问题” 增加“I2S 24位数据封装成32位帧格式接收异常问题” 增加“SPI从机硬件CS模式下CS下降沿不会做重同步”
2022.04.27	2.0.4	“QSPI XIP 模式Cache 开启可能导致数据异常” 章节修改为 “QSPI Cache功能的使用限制” 并完善描述 增加“32位宽标识符掩码模式下无法有效过滤标准帧的RTR位”的解法示例 增加“待机唤醒引脚使能时误置位SWEF标志问题”的解法示例
2022.08.15	2.0.5	更新 “QSPI Cache功能的使用限制”
2022.08.23	2.0.6	更新 “SDRAM 和其它XMC静态存储器使用限制描述”
2022.10.19	2.0.7	增加 “ERTC寄存器写入过程会占住APB总线约为4个ERTC clock时间” 增加 “内部电压调节器LDO使用注意事项” 增加 “QSPI 时钟极性的选择限制”
2023.03.09	2.0.8	增加硅版本改版纪录
2023.08.03	2.0.9	增加 “未使能定时器时（TMREN = 0），刹车输入无效” 修改 “CAN通讯数据域期间出现位填充错误会导致下一帧数据错位问题” 描述 增加 “CAN总线在人为或异常断开后执行邮箱的取消发送命令无效” 增加 “QSPI在命令端口模式下，使用DMA时，在P2M模式的限制” 增加 “QSPI在命令端口模式下，读取操作时，会多发出dummy clock”
2023.08.17	2.0.10	更新 “QSPI Cache功能的使用限制”

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2023 雅特力科技 保留所有权利