

## J-Link 下载代码异常说明

**Questions:** 较多电路板在设计时，为了节省空间，会采用 SWD 方式下载程序，并在硬件设计上只将 SWCLK、SWDIO 及 GND 与 J-Link 对接，此时就有可能会出现无法正常下载代码的现象。此问题只针对以下 J-Link 驱动版本：

J-Link 版本为 HW:V8.00 dll: V6.20c（或更高版本）

J-Link 与芯片连接方式为仅 SWCLK、SWDIO 及 GND 对接

**Answer:**

J-Link 下载代码时，其会根据 J-Link Pin1 上的电压值来确定数据及时钟线上输出的电平信号的高低，老版本（本案中 V8）的 J-Link，其内部 Pin1 和 Pin2 未被短接；

J-Link 与芯片连接方式为 SWCLK、SWDIO 及 GND 对接，未将芯片的参考电压接到 J-Link 的 Pin1 脚，故此时 J-Link 的 Pin1 脚上无电压输入，因此会出现因 J-Link 没有检测到芯片的参考电压而造成无法正常下载代码的问题

J-Link 用作 SWD 接口时，管脚定义如下

VTref	1 ●	● 2	NC
Not used	3 ●	● 4	GND
Not used	5 ●	● 6	GND
SWDIO	7 ●	● 8	GND
SWCLK	9 ●	● 10	GND
Not used	11 ●	● 12	GND
SWO	13 ●	● 14	*
RESET	15 ●	● 16	*
Not used	17 ●	● 18	*
5V-Supply	19 ●	● 20	*

解决步骤：

1. 如果硬件电路板支持改动，可将芯片的 VDD（常规即 3.3V）接到 J-Link 的 Pin1 上
2. 如果硬件电路板不支持改动，可以将 J-Link 的 Pin1 和 Pin2 短接（前提是 Pin2 内部跳线有与 3.3V 短接）

注意：

1. 此无法下载代码的问题在其它 MCU 也会出现，均会提示无法找到芯片内核
2. 新版本（例如 V8.3）J-Link 内部已将 Pin1 和 Pin2 短接，因此不会出现前述问题
3. 建议 J-Link 同目标板连接请接入 RST 信号，即连接：VDD、VSS、GND、SWDIO、SWCLK、RST 信号

**类型：** 开发工具

**适用型号：** AT32 全系列

主功能：无

次功能：无

## 文档版本历史

日期	版本	变更
2022.2.16	2.0.0	最初版本

#### 重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 (重庆) 有限公司 保留所有权利