

## FAQ0018

## 常见问题解答

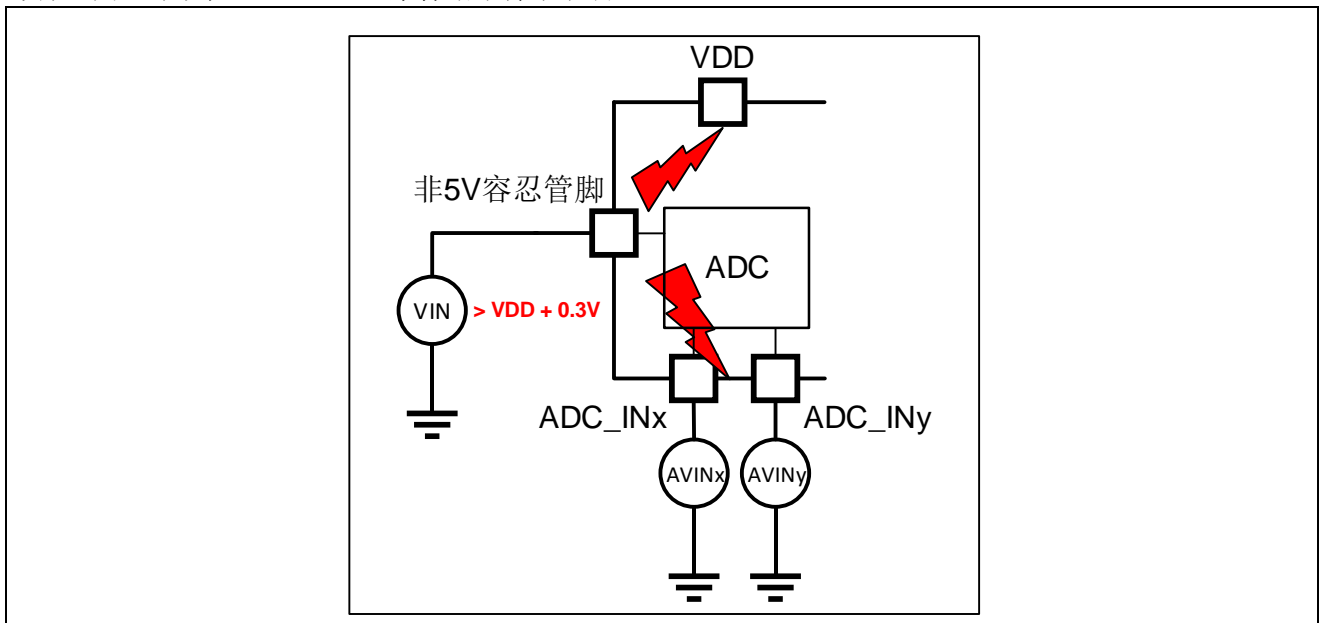
## 非5V容忍管脚输入建议

**Questions:** 如果非 5V 容忍管脚，输入电平超过芯片的  $VDD + 0.3V$  的高电压会有什么问题

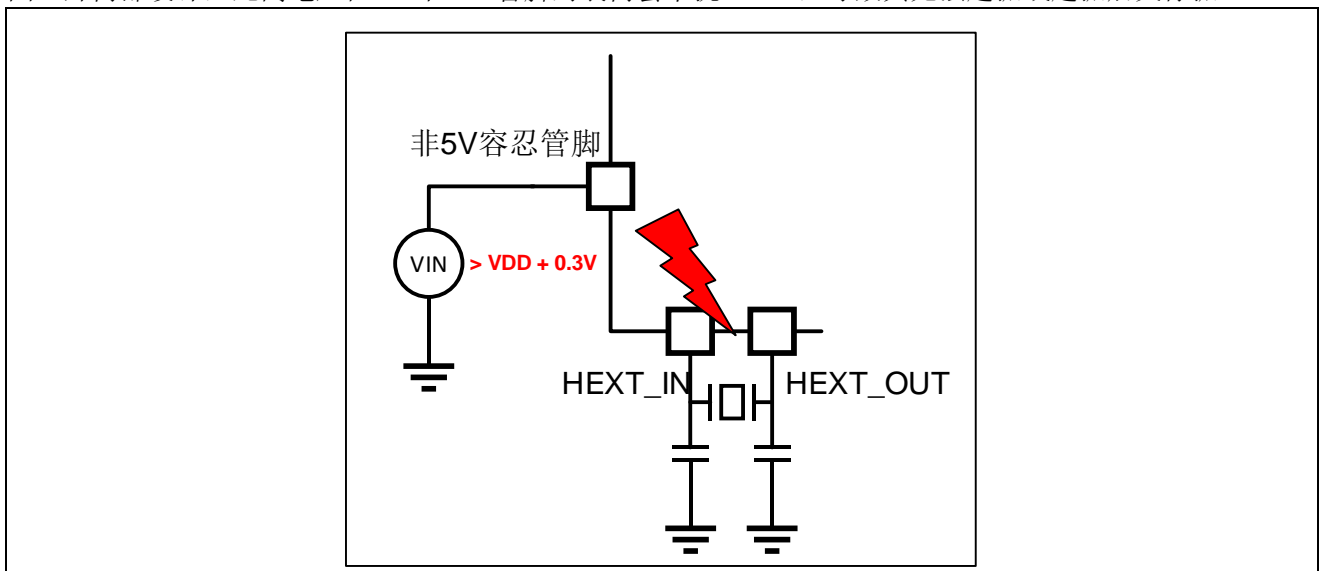
**Answer:**

有以下两种问题:

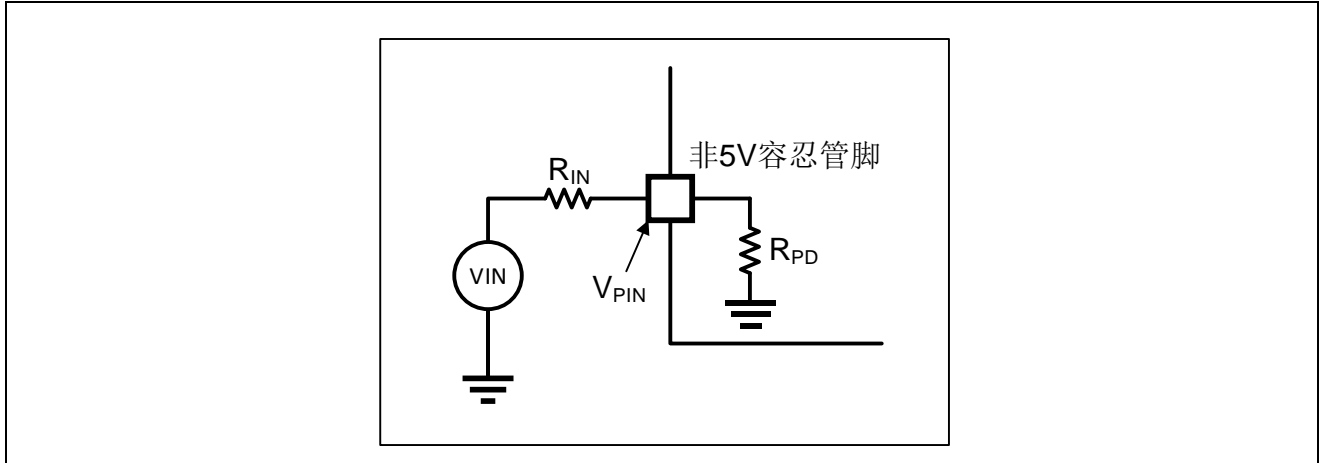
1. 此高电压透过芯片内部路径抬升  $VDD/VDDA$  电压，此高电压也会透过 ADC 内部干扰其他 ADC 通道输入信号源，因此导致任一 ADC 通道采样结果都不准确



2. 因芯片内部设计，此高电压在 64 和 48 管脚封装内会干扰 HEXT，导致其无法起振或起振后又停振



综合以上影响，任何外部器件其输出超过  $VDD + 0.3V$ ，不可直接与非 5V 容忍管脚连接。此时建议这类器件输出信号源先经一电阻分压网路将输出分压到  $VDD$  以下，再连接到非 5V 容忍管脚，如此可避免上述问题发生。AT32MCU 的管脚具有片内下拉电阻(RPD)，分压网路可以以信号源串接一外接电阻(RIN)连接至非 5V 容忍管脚，再配合软件使能该管脚之片内下拉电阻，而形成最简单的电阻分压网路。



考虑片内下拉电阻值工艺偏差可能，选择  $R_{IN}$  时应满足以下两个条件：

- (1) 以  $R_{PD}$  最大值估算分压后  $V_{PIN}$  需低于  $VDD$
- (2) 以  $R_{PD}$  最小值估算分压后  $V_{PIN}$  需高于  $V_{IH}$  最小值规格

符号	参数	最小值	典型值	最大值	单位
$R_{PD}$	弱下拉等效电阻(5)(6)	70	90	120	$k\Omega$
$V_{IH}$	标准 I/O 脚输入高电平电压	$0.31 * VDD + 0.8$	-	$VDD + 0.3$	V

例如：

若  $VDD = 3.3V$ ， $V_{IN} = 3.8V$ ，可选择  $R_{IN} = 30 k\Omega$

- (1)  $3.8 \times 120 / (30 + 120) = 3.04V$ ，低于  $3.3V$
- (2)  $3.8 \times 70 / (30 + 70) = 2.66V$ ，高于  $0.31 \times 3.3 + 0.8 = 1.823V$

遵守以上条件可避免非 5V 容忍管脚承受电平超过  $VDD + 0.3V$  以上电压，并使器件输出之高电平经分压后仍可被管脚认得为输入高电平。

**类型：** MCU 应用

**适用型号：** AT32 全系列

**主功能：** GPIO

**次功能：** 无

## 文档版本历史

日期	版本	变更
2022.2.16	2.0.0	最初版本

#### 重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 (重庆) 有限公司 保留所有权利