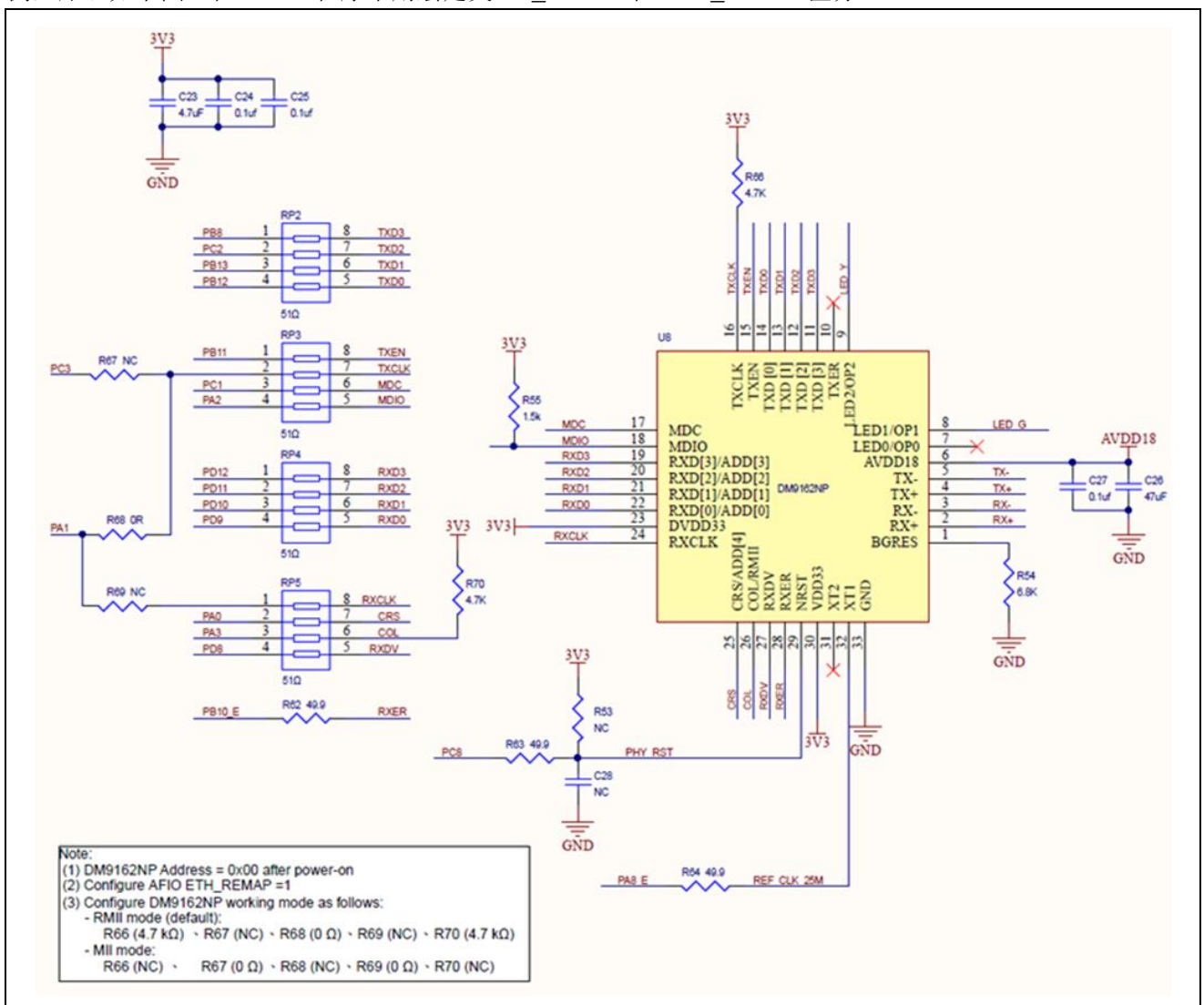


AT32F407以太网设计注意事项

Questions: AT32F407 以太网设计需要注意的事项?

Answer:

1. AT32F407 与 PHY 连接有两种方式: MII 模式与 RMII 模式, RMII 使用的 IO 口比 MII 少; 以 DM9162 为例, 原理如下图。在 demo 程序中用宏定义 MII_MODE 和 RMII_MODE 区分。



2. 不同厂家的 PHY 的也略有不同, 程序上需要做响应的修改, 一般是 PHY 地址和 PHY 状态寄存器不一样。DM9162 的 PHY 的地址 (PHY_ADDRESS) 是 0x00, 状态寄存器的地址 (PHY_SR) 是 0x11, 网速标志位和双工标志位是 bit12-bit15。DP83848 的 PHY 的地址 (PHY_ADDRESS) 是 0x01, 状态寄存器的地址 (PHY_SR) 是 0x10, 网速标志位是 bit1, 双工标志位是 bit2。

在 demo 程序中，具体的宏定义如下：

```

#define RX_REMAP (1)
#define CRYSTAL_ON_PHY (0)

// #define MII_MODE
#define RMII_MODE

#define DM9162
// #define DP83848

#if defined (DM9162)
    #define PHY_ADDRESS (0x00) /*!< relative to at32 board */
    #define PHY_CONTROL_REG (0x00) /*!< basic mode control register */
    #define PHY_STATUS_REG (0x01) /*!< basic mode status register */
    #define PHY_SPECIFIED_CS_REG (0x11) /*!< specified configuration and status register */
    /* phy control register */
    #define PHY_AUTO_NEGOTIATION_BIT (0x1000) /*!< enable auto negotiation */
    #define PHY_LOOPBACK_BIT (0x4000) /*!< enable loopback */
    #define PHY_RESET_BIT (0x8000) /*!< reset phy */
    /* phy status register */
    #define PHY_LINKED_STATUS_BIT (0x0004) /*!< link status */
    #define PHY_NEGO_COMPLETE_BIT (0x0020) /*!< auto negotiation complete */
    /* phy specified control/status register */
    #define PHY_FULL_DUPLEX_100MBPS_BIT (0x8000) /*!< full duplex 100 mbps */
    #define PHY_HALF_DUPLEX_100MBPS_BIT (0x4000) /*!< half duplex 100 mbps */
    #define PHY_FULL_DUPLEX_10MBPS_BIT (0x2000) /*!< full duplex 10 mbps */
    #define PHY_HALF_DUPLEX_10MBPS_BIT (0x1000) /*!< half duplex 10 mbps */
#elif defined (DP83848)
    #define PHY_ADDRESS (0x01) /*!< relative to at32 board */
    #define PHY_CONTROL_REG (0x00) /*!< basic mode control register */
    #define PHY_STATUS_REG (0x01) /*!< basic mode status register */
    #define PHY_SPECIFIED_CS_REG (0x10) /*!< phy status register */
    /* phy control register */
    #define PHY_AUTO_NEGOTIATION_BIT (0x1000) /*!< enable auto negotiation */
    #define PHY_LOOPBACK_BIT (0x4000) /*!< enable loopback */
    #define PHY_RESET_BIT (0x8000) /*!< reset phy */
    /* phy status register */
    #define PHY_LINKED_STATUS_BIT (0x0004) /*!< link status */
    #define PHY_NEGO_COMPLETE_BIT (0x0020) /*!< auto negotiation complete */

    #define PHY_DUPLEX_MODE (0x0004) /*!< full duplex mode */
    #define PHY_SPEED_MODE (0x0002) /*!< 10 mbps */
#endif

```

3. 在读取 PHY 寄存器时不应该采用死循环读取，如果 PHY 损坏，那么整个系统的功能将异常。在读取 PHY 寄存器时应该有超时退出机制。
4. SPIM_CS 和 CLKOUT(MCO)都在 PA8 口，并且都没其他引脚可以重映射，所以使用 SPIM 接口时，PHY 的时钟不能由 PA8 提供，需要给 PHY 外接晶振。

类型： MCU 应用

适用型号： AT32F407, AT32F407A

主功能： 无

次功能： 无

文档版本历史

日期	版本	变更
2022.2.15	2.0.0	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 (重庆) 有限公司 保留所有权利