

## Migrating from SXX32F103 to AT32F403

## 前言

这篇迁移指南旨在帮助您分析从现有的SXX32F103器件迁移到AT32F403器件所需的步骤。本文档收集了最重要的信息，并列出了需要注意的重要事项。

要将应用程序从SXX32F103系列迁移到AT32F403系列，用户需要分析硬件迁移和软件迁移。

支持型号列表：

支持型号	AT32F403xx
------	------------

## 目录

<b>1</b>	<b>AT32F403 与 SXX32F103 异同 .....</b>	<b>5</b>
1.1	相同点概述 .....	5
1.2	差异点概述 .....	5
<b>2</b>	<b>硬件迁移 .....</b>	<b>7</b>
<b>3</b>	<b>软件迁移 .....</b>	<b>8</b>
3.1	功能增强 .....	8
3.1.1	FPU 的 ARM® 32 位的 Cortex®-M4F .....	8
3.1.2	高频 PLL 设定 .....	8
3.1.3	预分频器扩增 .....	8
3.1.4	内存容量扩展 .....	8
3.1.5	加挂 SPI 闪存(SPIM 功能) .....	8
3.1.6	扩增 SDIO2 .....	8
3.1.7	扩增 I2C3 .....	8
3.1.8	扩增 SPI4 .....	8
3.1.9	扩增 USART 和 UART .....	8
3.1.10	32 位定时器 .....	8
3.1.11	SPI1 复用为 I2S1 .....	9
3.1.12	USBDEV 缓冲区 .....	9
3.1.13	CRC 外设 .....	9
3.2	外设区别 .....	9
3.2.1	高频 PLL 设定 .....	9
3.2.2	内部温度传感器 .....	9
3.2.3	GPIO 5V 容忍管脚兼容 .....	9
3.2.4	Standby 模式下自动使能 PA0 和 PC13 引脚下拉电阻 .....	9
3.2.5	GPIO PA11/PA12 弱下拉 .....	9
3.2.6	BOOT0 自带下拉电阻 .....	9
3.2.7	USB_DP 存在内部上拉电阻 .....	9

4 版本历史 ..... 10

## 表目录

表 1. 差异点概述.....	5
表 2. 文档版本历史.....	10

## 1 AT32F403 与 SXX32F103 异同

AT32F403系列微控制器基本兼容SXX32F103系列，同时强化许多功能的关系，有些许地方与SXX32F103不同，详述于本文档。

### 1.1 相同点概述

- 管脚定义：相同封装管脚定义相同。为扩增的外设作管脚复用定义延伸
- 寻址空间：内存与寄存器逻辑地址相同。扩增的外设占用SXX32保留空间
- 编译工具：完全相同，例如Keil、IAR

### 1.2 差异点概述

表 1. 差异点概述

	AT32F403	SXX32F103xC/xB/x8
内核	Cortex-M4 并支持 DSP 指令及浮点运算单元 FPU	Cortex-M3
系统时钟	主频 200MHz, APB1 与 APB2 总线皆为 100MHz	主频 72MHz, APB1 36MHz, APB2 72MHz
启动	20 ms	2.5 ms
重置	8.2 ms	-
Standby 唤醒	150 ms	50 us
SRAM 容量	扩充模式可达 224KB	96KB
加挂 SPI 闪存	支持加挂 SPI flash 为 SPIM, 最高达 16M Bytes	无支援
启动程序代码区 (Boot Memory)	全系列 18KB, 比 SXX32F103 多支持以下功能: 1. USB DFU 方式的 ISP 烧写 2. 对 SPIM 进行 ISP 烧写 3. 对闪存内容进行CRC校验	依型号分 6KB/2KB
用户系统数据区 (User System Data)	48 Bytes, 扩增以下设定功能: 1. SRAM 模式设定 2. 8 Bytes SPIM 加密钥匙 3. 自定义字段(例如开发商ID)	16 Bytes
闪存 16-bit 写入时间	30 μs	52.5 μs
闪存扇区擦除时间	40 ms	40 ms
闪存整片擦除时间	5 s (AT32F403xC) 10 s (AT32F403xE) 20 s (AT32F403xG)	40 ms
电池供电寄存器	全系列支持 42 组半字节电池供电寄存器	中、小容量系列仅支持 10 组
扩增 I2C	多一组 I2C	I2C1/2
扩增 SPI	多一组 SPI4	SPI1/2/3
扩增 SDIO	多一组 SDIO2	SDIO1
扩增 USART 和 UART	支持 USART6/UART7/UART8	不支持 USART6/UART7/UART8
SPI1 支援 I2S	SPI1 可支持 I2S 功能	SPI1 仅为 SPI 功能
I2S 支援	48PIN 有 I2S	48PIN 无 I2S

	AT32F403	SXX32F103xC/xB/x8
	I2S2/3 支持全双工	不支持全双工 I2S
扩展储存接口	100PIN 以上及支持总线输出(XMC)	144PIN 并且 256KB 闪存以上才支持总线输出
32 位定时器	TMR2, TMR5 为 32 位定时器	皆为 16 位
USB 缓冲区	可扩充为 768 Byte	512 Byte
ADC	2Msps (max ADCCLK=28MHz)	1Msps (max ADCCLK=14MHz)
ADC 触发事件	支持 TMR1, TMR8 及 TMR15	无 TMR15
温度传感器	正温度系数	负温度系数
电压范围	2.6V~3.6V	2.0V~3.6V
内核电压	1.2V 操作电流更低	1.8V
ESD 参数	HBM:5KV, CDM:1000V	HBM:2KV, CDM:500V
运行模式	33.7 mA @ 72MHz	51 mA @ 72MHz
睡眠功耗	24.7 mA @ 72MHz	29.5mA @ 72MHz
深度睡眠功耗	1 mA	25 uA
待机功耗	10.4uA	2.1 uA
VBAT 独立供电	不可, 必须与 VDD 连接供用同一电源	可独立供电

## 2 硬件迁移

AT32F403与SXX32F103系列的各引脚基本上相兼容，可以直接替换。

## 3 软件迁移

### 3.1 功能增强

本章节描述AT32F403系列相比于SXX32F103系列外设功能上增强的部分，描述主要列举AT32F403系列的行为特征

#### 3.1.1 FPU 的 ARM® 32 位的 Cortex®-M4F

- 带存储器保护单元(MPU)
- 内建单周期乘法和硬件除法
- 内建浮点运算(FPU)
- 新增支持DSP指令集

#### 3.1.2 高频 PLL 设定

- PLL可输出200MHz时钟，设定略有不同
- PLL支持两频段，以72MHz为分界，最高可达200MHz，须根据输出频率设定PLL RANGE寄存器

#### 3.1.3 预分频器扩增

- USB预分频器扩增支援/2, /2.5, /3, /3.5, /4输出
- ADC预分频器扩增支持/12, /16输出
- 时钟输出(CLKOUT)扩增支持PLLCLK/4, USB48M, ADCCLK输出

#### 3.1.4 内存容量扩展

- 支持内存扩展功能，可将内存由96KB扩展为224KB，若开启此模式，则具备零等待特性的闪存地址空间将限制为128KB

#### 3.1.5 加挂 SPI 闪存(SPIM 功能)

- 支持加挂SPI闪存作为扩展FLASH。

#### 3.1.6 扩增 SDIO2

- 扩增SDIO2

#### 3.1.7 扩增 I2C3

- 扩增I2C3

#### 3.1.8 扩增 SPI4

- 扩增SPI4/I2S4

#### 3.1.9 扩增 USART 和 UART

- 扩增USART6/UART7/UART8

#### 3.1.10 32 位定时器

- TMR2/TMR5 可配置成32位定时器



### 3.1.11 SPI1 复用为 I2S1

- SPI1可复用为I2S1

### 3.1.12 USBDEV 缓冲区

- USB设备(USBDEV)缓冲区可扩充为768 Bytes

### 3.1.13 CRC 外设

- 输入数据可按数据类型进行bit反转（字节/半字/全字）可配。
- 输出数据按全字数据类型bit反转可配。

## 3.2 外设区别

本章节描述AT32F403系列与SXX32F103系列在各外设功能上的差异，描述只列举AT32F403系列的行为特征。

### 3.2.1 高频 PLL 设定

- 当PLL为108MHz以上时钟时，进行系统时钟切换时，从HICK/HEXT到PLL或者从PLL到HICK/HEXT，都需要操作自动滑顺频率切换功能

### 3.2.2 内部温度传感器

- 温度传感器为正温度系数

### 3.2.3 GPIO 5V 容忍管脚兼容

- 各封装的PA11、PA12与64/48管脚封装的PD0、PD1不属于5V电压输入容忍管脚，这些管脚输入电平不可超过VDD + 0.3V。

### 3.2.4 Standby 模式下自动使能 PA0 和 PC13 引脚下拉电阻

- 当芯片进入standby模式下时，PA0和PC13引脚的下拉电阻会由芯片内控制线路自动使能，以避免引脚浮空漏电。

### 3.2.5 GPIO PA11/PA12 弱下拉

- PA11和PA12除了原有可使能/禁用的上/下拉电阻外，各有另一不可禁用弱下拉电阻330 kΩ。

### 3.2.6 BOOT0 自带下拉电阻

- 使用BOOT0引脚时，由于BOOT0内部自带阻值约为90KΩ的下拉电阻（不可禁用），无需再额外外接下拉。

### 3.2.7 USB\_DP 存在内部上拉电阻

- 在USB\_DP存在内部上拉电阻,支持全速设备。用户可省略外部1.5kΩ上拉电阻。

## 4 版本历史

表 2. 文档版本历史

日期	版本	变更
2022.02.25	2.0.0	最初版本
2022.10.19	2.0.1	1. 增加功能增强章节“CRC外设” 2. 更新外设区别章节“高频PLL设定”

**重要通知 - 请仔细阅读**

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 (重庆) 有限公司 保留所有权利